

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-237785

(43)公開日 平成9年(1997)9月9日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/316		H 0 1 L 21/316	X
	21/768		21/90	K
	21/31		21/95	

審査請求 未請求 請求項の数 8 O L (全 21 頁)

(21)出願番号 特願平8-68830

(22)出願日 平成8年(1996)3月25日

(31)優先権主張番号 特願平7-342894

(32)優先日 平7(1995)12月28日

(33)優先権主張国 日本 (J P)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 伊藤 仁

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72)発明者 奈良 明子

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72)発明者 長瀬 真

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

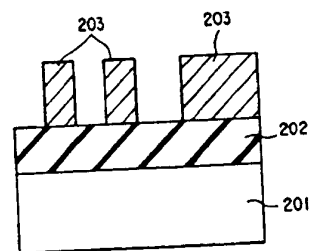
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 半導体装置およびその製造方法

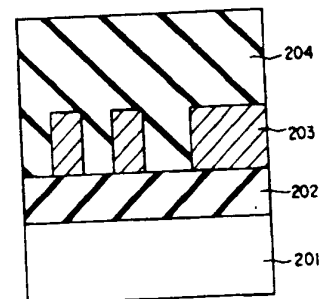
(57)【要約】

【課題】 高段差被覆性、低誘電率かつ低吸湿性の層間絶縁膜を提供すること。

【解決手段】 層間絶縁膜203として、シリコン、酸素、炭素および水素の化合物からなり、かつ室温で粘性を有し、粘度が100cps以上300000cps以下の絶縁膜を用いる。



(a)



(b)

【特許請求の範囲】

【請求項1】シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率より大きい絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする半導体装置。

【請求項2】シリコン、酸素、炭素および水素の化合物からなり、室温で粘性を有し、かつ粘度が100cps以上300000cps以下である絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする半導体装置。

【請求項3】前記絶縁膜は、比誘電率が1.8以上3.2以下であることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項4】素子が形成された半導体基板と、この半導体基板上に設けられた第1の絶縁膜と、この第1の絶縁膜上に設けられ、該第1の絶縁膜に形成された接続孔を介して前記素子と電気的に接続するものを含む複数の配線と、

これらの配線の全面およびこれら配線間の前記第1の絶縁膜上に形成され、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率より大きい第2の絶縁膜とこの第2の絶縁膜上に形成され、該第2の絶縁膜とは材料が異なる第3の絶縁膜とを具備してなることを特徴とする半導体装置。

【請求項5】素子が形成された半導体基板上に第1の絶縁膜を形成する工程と、

この第1の絶縁膜に接続孔を形成して前記素子に電気的に接続するものを含む複数の配線を前記第1の絶縁膜上に形成する工程と、

これらの配線間の前記第1の絶縁膜上に、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率より大きい第2の絶縁膜を形成する工程と、

前記配線および第2の絶縁膜上に該第2の絶縁膜とは材料が異なる第3の絶縁膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを具備してなり、前記絶縁膜のうち、前記接続孔以外の部分における前記第2の導電膜との界面近傍部分の粘度が10000cp以上、第2の導電膜との界面近傍部分以外の部分の粘度が10000cp未満であることを特徴とする半導体装置。

【請求項7】第1の導電膜を覆う粘度が10000cp未満の絶縁膜を形成する工程と、この絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成するとともに、前記絶縁膜の表面近傍

部分の粘度を10000cp以上にする粘度増加処理を行なう工程とを有することを特徴とする半導体装置の製造方法。

【請求項8】第1の導電膜を覆う粘度が10000cp未満の第1の絶縁膜を形成する工程と、この第1の絶縁膜上に粘度が10000cp以上の第2の絶縁膜を形成する工程と、この第2の絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、層間絶縁膜、保護絶縁膜（パッシベーション膜）などの絶縁膜に特徴がある半導体装置およびその製造方法に関する。

【0002】

【従来の技術】近年、コンピュータや通信機器の重要部分には、多数のトランジスタや抵抗等を電気回路を達成するようにむすびつけ、1チップ上に集積化して形成した大規模集積回路（LSI）が多用されている。このため、機器全体の性能は、LSI単体の性能と大きく結び付いている。

【0003】LSI単体の性能向上は、集積度を高めること、つまり、素子の微細化により実現できる。しかし、素子の微細化に関して現在ではプロセス上種々の問題が発生している。

【0004】例えば、Al合金配線を例にとると、配線幅、配線間隔について微細化は進む一方であるが、配線厚については緩やかな傾向でしか微細化が進んでいない。このため、Al合金配線を覆うようにシリコン酸化膜を形成した場合、配線間の溝は完全にはシリコン酸化膜で埋め込まれず、絶縁膜中に空洞（ボイド）が生じる。この空洞はH₂O等が残留する原因となり、これが後にじわじわとにじみ出てAl合金配線が腐食するという問題が生じる。

【0005】また、従来のシリコン酸化膜は、本質的に持つ膜応力、つまり、大きな熱応力のために、Al合金配線が断線する（サーマルマイグレーション）現象が生じるという問題がある。

【0006】空洞を形成せずに配線間の微細な溝を埋め込む方法として、例えば、スピン・オン・ガラス（SOG: Spin On Glass）を塗って焼固める方法が知られている。

【0007】この方法では、微細な溝にSOGを塗り込むために、SOGは低粘度である必要がある。低粘度のSOGは、焼き固めたときの堆積収縮が大きく、割れが生じたり、また、水分も十分には除去されない。したがって、この方法には、その後の工程で、Al合金配線が腐食するという問題があった。

【0008】一方、次世代のより高速な半導体装置を製

【0010】また、A1合金配線間を分離する層間絶縁膜は、低誘電率であることが望まれている。この要請は、例えば、Fを添加したシリコン酸化膜（F添加シリコン酸化膜）が有望視されている。

【0011】しかし、誘電率を低くするためにF濃度を高くすると、吸湿性が増加するため、プロセス中にF添加シリコン酸化膜から水が放出し、層間絶縁膜としての機能が低下したり、A1合金配線が腐食するという問題が生じる。

【0010】

【発明が解決しようとする課題】上述の如く、層間絶縁膜としてシリコン酸化膜を用いた場合、埋め込み形状が良好でないため、空洞を形成せずに微細な配線間の水平方向の隙間（溝）を埋め込むことができなかった。このため、配線間に水が残存し、配線が腐食するという問題があった。

【0011】そこで、配線間の微細な溝に低粘度のSOGを塗って焼固める方法が提案された。しかし、低粘度のSOGは、焼き固めたときの堆積収縮が大きく、割れが生じたり、また、水分も十分には除去されない。したがって、その後の工程で、配線が腐食するという問題があった。

【0012】一方、次世代のより高速な半導体装置を製造するための低誘電率の層間絶縁膜として、F添加シリコン酸化膜が有望視されている。しかし、誘電率を低くするためにF濃度を高くすると、吸湿性が増加するため、プロセス中にF添加シリコン酸化膜から水が放出し、層間絶縁膜としての機能が低下したり、配線が腐食するという問題があった。

【0013】本発明は、上記事情を考慮してなされたもので、その目的とするところは、微細領域内を埋め込むのに有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【0014】特に本発明（請求項1～請求項3）は、従来よりも埋め込み形状が良く、低誘電率かつ低吸湿性の層間絶縁膜および保護絶縁膜の少なくとも一方として有効な絶縁膜を有する半導体装置を提供することにある。

【0015】特に本発明（請求項4、請求項5）は、従来よりも埋め込み形状が良く、低誘電率かつ低熱応力の層間絶縁膜として有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【0016】特に本発明（請求項6～請求項8）は、従来よりも埋め込み形状（高段差被覆性）が良く、かつ後工程（例えば接続孔の形成工程、配線の形成工程）に与える影響が少ない層間絶縁膜として有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【0017】【発明の構成】

【0018】

【課題を解決するための手段】

【概要】上記目的を達成するために、本発明に係る半導体装置（請求項1）は、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする。

【0019】また、本発明に係る他の半導体装置（請求項2）は、シリコン、酸素、炭素および水素の化合物からなり、室温で粘性を有し、かつ粘度が100cps以上300000cps以下である絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする。

【0020】ここで、室温とは、概ね15～30℃の範囲の温度である。

【0021】また、本発明に係る他の半導体装置（請求項3）は、上記半導体装置（請求項1、請求項2）において、前記絶縁膜の比誘電率が1.8以上3.2以下（好ましくは2.5以下）であることを特徴とする本発明（請求項1～請求項3）の好ましい形態は以下の通りである。

【0022】（1）前記絶縁膜は、主鎖として $-(Si(R1)_2-O-Si(R1)_2-O)-$ n -の構造を持ち、R1が C_nH_{2n+1} （nは正の整数）である。

【0023】（2）前記絶縁膜は、主鎖として $-(Si(R1)_2-O-Si(R1)_2-O)-$ n -の構造を持ち、R1が $-O-C_nH_{2n+1}$ （nは正の整数）である。

【0024】（3）前記絶縁膜は、主鎖として $-(Si(R1R2)-O-Si(R1R2)-O)-$ n -の構造を持ち、R1が C_nH_{2n+1} （nは正の整数）であり、R2が C_mH_{2m+1} （mは正の整数）、かつnとmとは異なる。

【0025】（4）前記絶縁膜は、主鎖として $-(Si(R1R2)-O-Si(R1R2)-O)-$ n -の構造を持ち、R1が $-O-C_nH_{2n+1}$ （nは正の整数）であり、R2が $-O-C_mH_{2m+1}$ （mは正の整数）であり、かつnとmとは異なる。

【0026】（5）前記絶縁膜は、主鎖として $-(Si(R1R2)-O-Si(R1R2)-O)-$ n -の構造を持ち、R1は $-O-C_nH_{2n+1}$ （nは正の整数）または $-C_nH_{2n+1}$ （nは正の整数）であり、R2は $-O-C_mH_{2m+1}$ （mは正の整数）または $-C_mH_{2m+1}$ （mは正の整数）であり、nとmとは異なり、かつR1とR2とは他の主鎖に属する同様のR1またはR2と少なくとも1個以上が-O-を介して結合している。

【0027】（6）前記絶縁膜を広い範囲にわたって形成した場合に、前記絶縁膜の流動および変形に対して抵抗力を生成する金属材料または前記絶縁膜の絶縁材料とは異なる絶縁材料からなる柱を前記絶縁膜中に設けて、該絶縁膜に応力が加わっても変形が起らないようにする。

【0030】(7)前記絶縁膜の表面近傍の粘度を他方の絶縁膜よりも高くすること、前記絶縁膜に応力が発生する形が起らないようにする。

【0031】(8)前記絶縁膜は、650℃以上の温度では、空中で反応を起こさず、水分を放出しない。

【0032】(9)前記絶縁膜はCVD法により形成されたものである。

【0033】(10)上記CVD法は、基板温度を原料ガスまたは原料ガスが気相中で反応してできた反応中間体の融点以上沸点以下に設定して行なう。

【0034】また、本発明に係る他の半導体装置(請求項4)は、素子が形成された半導体基板と、この半導体基板上に設けられた第1の絶縁膜と、この第1の絶縁膜上に設けられ、該第1の絶縁膜に形成された接続孔を介して前記素子と電気的に接続するものを含む複数の配線と、これら配線の全面およびこれら配線間の前記第1の絶縁膜上に形成され、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第2の絶縁膜と、この第2の絶縁膜上に形成され、該第2の絶縁膜とは材料が異なる第3の絶縁膜とを備えたことを特徴とする半導体装置。

【0035】また、本発明に係る他の半導体装置の製造方法(請求項5)は、素子が形成された半導体基板上に第1の絶縁膜を形成する工程と、この第1の絶縁膜に接続孔を形成して前記素子に電気的に接続するものを含む複数の配線を前記第1の絶縁膜上に形成する工程と、これら配線間の前記第1の絶縁膜上に、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第2の絶縁膜を形成する工程と、前記配線および第2の絶縁膜上に該第2の絶縁膜とは材料が異なる第3の絶縁膜を形成する工程とを有することを特徴とする。

【0036】また、本発明(請求項4、請求項5)において、成膜材料として有機シランおよび励起状態の酸素を用い、基板温度を-70℃以上50℃以下に設定してCVD法により前記第2の絶縁膜を形成することが好ましい。

【0037】本発明(請求項4、請求項5)において、材料が異なるとは、材料として用いられる元素は同じだが元素の組成比が異なる場合、材料として用いられる元素が異なる場合の両方の意味で用いている。

【0038】また、本発明(請求項4、請求項5)において、第2の絶縁膜の上面における第3の絶縁膜の膜厚は、配線間の間の第1の絶縁膜上における第3の絶縁膜の膜厚よりも薄いことが好ましい。

【0039】また、第1、第3の絶縁膜は、シリコン酸化膜であることが好ましい。

【0040】本発明に係る他の半導体装置(請求項6)は、第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に

形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを備えてなり、前記絶縁膜のうち、前記接続孔以外の部分における前記第2の導電膜との界面近傍部分の粘度が10000cP以上、第2の導電膜との界面近傍部分以外の部分の粘度が10000cP未満であることを特徴とする。

【0041】本発明に係る他の半導体装置の製造方法(請求項7)は、第1の導電膜を覆う粘度が10000cP未満の絶縁膜を形成する工程と、この絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成するとともに、前記絶縁膜の表面近傍部分の粘度を10000cP以上にする粘度増加処理を行なう工程とを有することを特徴とする。

【0042】本発明に係る他の半導体装置の製造方法(請求項8)は、第1の導電膜を覆う粘度が10000cP未満の第1の絶縁膜を形成する工程と、この第1の絶縁膜上に粘度が10000cP以上の第2の絶縁膜を形成する工程と、この第2の絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成する工程とを有することを特徴とする。

【0043】本発明(請求項6～請求項8)の好ましい形態は以下の通りである。

【0044】(1)本発明(請求項6)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分の粘度も10000cP以上にする。

【0045】(2)本発明(請求項7)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、酸素原子を有する分子を少なくとも含むガスのプラズマに前記絶縁膜を晒す工程からなる。

【0046】(3)本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、酸素ラジカル、オゾン、または水素ラジカルを含むガスに前記絶縁膜を晒す工程からなる。

【0047】(4)本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、波長2.6～3.5μmの赤外線を前記絶縁膜に照射する工程からなる。

【0048】(5)本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、波長142～308nmの紫外線を前記絶縁膜に照射する工程からなる。

【0049】(6)本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、前記絶縁膜を酸素原子を有する分子を含むガス、不活性ガス、または減圧雰囲気中でマイクロ波に晒す工程からなる。

【0050】(7)本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を10000cP以上とする工程は、前記絶縁膜が形成された基板を毎秒10℃以上の昇温速度で加熱し450℃またはそれ以下の

【0049】(9)製造装置として、第1の導電膜

と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを有する半導体装置の製造装置において、第1の導電膜を覆う粘度が10000cps未満の絶縁膜を形成する工程と、この絶縁膜の表面近傍部分の粘度を10000cps以上にする工程とを、真空を破らずに連続的に行なえるものを用いる。

【0050】(10)(9)の製造装置において、真空を破らずに連続的に行なう工程は、同一の真空槽で行うようになっている。

【0051】(11)本発明(請求項6)、(1)において、絶縁膜としてCVD法により形成されたものを用いる。

【0052】(12)本発明(請求項7～請求項8)、(2)～(8)において、絶縁膜を形成する際にCVD法を用いる。

【0053】(13)(9)、(10)において、絶縁膜の形成はCVD装置により行なわれる。

【0054】(14)本発明(請求項6)、(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、上記界面近傍部分の第2の導電膜との界面からの最大距離を d_{max} としたとき、 $d_{max} \leq 0.1 t_{max}$ を満たす部分である。

【0055】(15)本発明(請求項6)、(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、上記界面近傍部分の第2の導電膜との界面からの最大距離を d_{max} としたとき、 $10nm \leq d_{max} \leq 100nm$ を満たす部分である。

【0056】(16)(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、前記絶縁膜の接続孔の側壁からの最大距離を d_{max} としたとき、 $d_{max} \leq 0.1 t_{max}$ を満たす部分である。

(17)(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、上記接続孔の側壁からの最大距離を d_{max} としたとき、 $10nm \leq d_{max} \leq 100nm$ を満たす部分である。

【0057】(18)本発明(請求項7)、(2)～(8)、(9)、(10)において、絶縁膜の表面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、上記表面近傍部分の表面からの最大距離を d_{max} としたとき、 d_{max}

$\leq 0.1 t_{max}$ を満たす部分である。

【0058】(19)本発明(請求項7)、(2)～(8)、(9)、(10)において、絶縁膜の表面近傍部分は、この表面近傍部分の表面からの最大距離を d_{max} としたとき、 $10nm \leq d_{max} \leq 100nm$ を満たす部分である。

【0059】(20)製造装置として、第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを有する半導体装置の製造装置において、第1の導電膜を覆う粘度が10000cps未満の第1の絶縁膜を形成する工程と、この第1の絶縁膜上に粘度が10000cps以上の第2の絶縁膜を形成する工程とを、真空を破らずに連続的に行なえるものを用いる。

【0060】(21)(20)において、真空を破らずに連続的に行なう工程は、同一の真空槽で行なうようになっている。

【0061】(22)本発明(請求項7)において、前記第1の導電膜と前記第2の導電膜とを電気的に接続するための接続孔を前記絶縁膜に形成する工程の前または後、もしくは前後両方で、前記粘度増加処理を行なう。接続孔の形成前に粘度増加処理を行なうことが、形状の良いレジストパターンを形成し、良好な形状の接続孔を形成するために好ましい。また、接続孔の形成後に行なう場合には、接続孔側壁部に上記処理が施されることとなり、例えば、その後のスパッタプラズマに晒されることによる特性劣化を妨げるようになる。

【0062】[作用]シリコン、酸素、炭素および水素の化合物からなる絶縁膜において、炭素の含有率がシリコンの含有率よりも大きくすると、室温で粘性(粘度:100cps以上300000cps以下)を有するようになり、微細な溝内における埋め込み形状を改善できることが分かった。

【0063】例えば、アスペクト比1を越える高アスペクト比の溝内を巣を発生することなく埋め込むことができることが分かった。

【0064】また、このような粘性を有するシリコン、酸素、炭素および水素の化合物からなる絶縁膜は、誘電率および吸湿性も低くなることが分かった。例えば、誘電率は1.8以上3.2以下の低い値にすることができる。なお、約650℃までの加熱に対して安定で、水分の放出もないことも分かった。

【0065】したがって、このような絶縁膜を層間絶縁膜、保護絶縁膜として用いた本発明(請求項1～請求項3)によれば、従来よりも埋め込み形状が良く、低誘電率かつ低吸湿性の層間絶縁膜および保護絶縁膜を実現できることになる。

【0066】また、上記絶縁膜は、大きな粘性を有することから、その熱応力は小さいものとなる。

【0067】したがって、上記絶縁膜を第2の絶縁膜（層間絶縁膜）として用いた本発明（請求項4～請求項6）によれば、従来よりも理め込み形状が良く、低誘電率の、配線間の第2の絶縁膜（層間絶縁膜）を有する半導体装置およびその製造方法を実現できるようになる。

【0068】このような第2の絶縁膜（層間絶縁膜）をA1配線等の配線上に形成した場合には、配線には大きな熱応力がかけられないので、ストレスマイグレーションの発生を効果的に防止できるようになる。

【0069】また、本発明（請求項4～請求項5）では、第2の絶縁膜上に、該第2の絶縁膜とは材料が異なる第3の絶縁膜を形成している。したがって、この第3の絶縁膜により、第2の絶縁膜の起因する不都合を防止できるようになる。

【0070】例えば、第3の絶縁膜を従来の層間絶縁膜と同じものとすれば、第2の絶縁膜の性質を考慮して上層の配線を形成する必要がなくなり、従来と同じプロセスにより上層の配線を形成することができるようになる。

【0071】また、本発明（請求項6～請求項8）では、絶縁膜の全体の粘度を低くするのではなく、上層の第2の導電膜が形成される部分の粘度を高くしているので、従来よりも理め込み形状が良く、しかも、後工程（例えば接続孔の形成工程、配線の形成工程）に与える影響も少なくてできるようになる。

【0072】具体的には以下の通りである。凝縮CVD法を用いることにより、低粘度、低誘電率、低吸湿性の絶縁膜（本発明の10000c.p.m.未満の絶縁膜に相当）を形成できることが知られている。

【0073】このような粘度の低い絶縁膜上に配線となる金属膜を例えばマグネトロン・スパッタリング法等のスパッタリング法により形成する場合、スパッタリングに用いられるプラズマなどによって絶縁膜表面が激しく損傷を受ける。

【0074】このため、絶縁膜の構成分子の化学結合の一部が切断されたり、絶縁膜とその上方に形成される配線（本発明の第2の導電膜に相当）との界面に凹凸が生じることにより、絶縁膜で隔てられた二つの配線（本発明の第1、第2の導電膜に相当）間にリーク電流が流れやすくなり、絶縁膜の絶縁特性が劣化するという問題が生じる。

【0075】しかし、本発明のように、上層の第2の導電膜が形成される部分の絶縁膜の粘度を高くすれば、プラズマなどによる絶縁膜表面の損傷を十分に小さくでき、絶縁膜の絶縁特性の劣化を効果的に防止できるようになる。

【0076】また、粘度の低い絶縁膜に、その上下の配線間の接続孔（ビアホール）を開孔する場合、絶縁膜の変形によりビアホールの位置や形状が不安定になる

が、本発明のように部分的に粘度を高くすれば、上記ビアホールに係る問題を防止できるようになる。

【0077】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態（以下、実施形態という）を説明する。

【0078】（第1の実施形態）図1は、本発明の第1の実施形態で使用する半導体製造装置の概略構成を示す模式図である。

【0079】図中、1は真空槽を示しており、この真空槽1は排気口2を介して排気装置（不図示）に繋がっている。真空槽1は上記排気装置により高真空に排気でき、その到達真空度は 2×10^{-7} Torr以上である。

【0080】真空槽1内にはステンレス製の基板支持台3が設けられており、この基板支持台3上にはシリコン基板4が支持されている。

【0081】真空槽1には、各種ガスを供給するための配管が接続されている。すなわち、真空槽1には、酸素を供給するステンレス製の配管5、テトラ・メチル・シラン（Si(CH₃)₄、以下、TMSと略記する）を流すためのステンレス製の配管15および窒素ガスを流すためのステンレス製の配管30が接続されている。酸素を供給する配管5（簡単のため酸素の供給装置は図示せず）は、ストップ・バルブ6、質量流量計7、ストップ・バルブ8、アタッチメント9を介してA12 O3管11に接続されている。

【0082】このA12 O3管11はアタッチメント12を介して真空槽1に接続されている。さらにA12 O3管11の途中には、マイクロ波放電用のキャビティ10が設置されている。なお、マイクロ波電源およびマイクロ波供給系は図示していない。

【0083】TMSを供給するための配管15（簡単のためTMSの供給装置は図示せず）は、ストップ・バルブ16、質量流量計17、ストップ・バルブ18、ステンレス製の配管19を介して真空槽1に接続されている。

【0084】配管30を介して流す窒素ガス（簡単のため窒素ガスの供給装置は図示せず）は、シリコン基板4の出し入れのために真空槽1内を大気圧に戻したり、冷却されたシリコン基板4の温度を室温まで戻す時間を短縮することを目的として真空槽1内の圧力を調整するためのものである。

【0085】なお、窒素ガスは、シリコン基板4上にシリコン酸化膜を堆積する際の圧力調整のために流しても良い。

【0086】配管30は、ストップ・バルブ31、質量流量計32、ストップ・バルブ33、ステンレス製の配管34を介して真空槽1に接続されている。

【0087】基板支持台3の内部には、基板支持台冷却・保温用の銅管35、35'（銅管35はガスの供給側の銅管、銅管35'はガスの出口側の銅管である）が埋

示されており、これらの銅管35、35'は、図2に示す如く、窒素および窒素ガスの供給装置に接続されている。

【0087】図2の供給装置を簡単に説明すると、図中、101は窒素を流すための配管を示しており、この配管101は、図示しない窒素の供給装置に接続されている。配管101は、ストップ・バルブ102、質量流量計103、ストップ・バルブ104、105を介して図1に示す基板支持台冷却・保温用の配管35に接続されている。

【0088】ストップ・バルブ105を挟んで枝管106、109が分岐しており、枝管106はストップ・バルブ107を介してスパイラル管108に接続されており、このスパイラル管108はストップ・バルブ110を介して配管109に接続されており、この配管109は図1に示す配管35につながっている。

【0089】また、スパイラル管108は、液体窒素溜め111に溜められた液体窒素112中に浸されており、スパイラル管108を流れる窒素ガスは概ね液体窒素温度まで冷却されるようになっている。

【0091】シリコン基板4を冷却したいときはスパイラル管108側を通し、また、シリコン酸化膜の成膜を終えて冷却したシリコン基板4を室温に戻したいときには、バルブ105を開いて室温の窒素ガスを配管35に供給する。

【0092】それにより、質量流量計で制御した窒素ガスを液体窒素冷却して銅管35から銅管35'と流すことにより、基板支持台3、シリコン4を所望の温度に冷却できる。

【0093】図1に戻り、基板支持台3には加熱用の熱源であるシース・ヒーター36も設置されており、このシース・ヒーター36によりシリコン基板4を所望の温度に加熱することができる。なお、シース・ヒーター36の電源は図示していない。真空槽1の壁面は二重構造になっており、壁面を加熱するための熱源41と保温材42が備え付けられている。本実施形態では真空槽201の壁温は80℃にした。なお、熱源41の電源は図示していない。

【0094】次に上記の如きに構成された半導体製造装置を用いた層間絶縁膜の形成方法について説明する。

【0095】まず、真空槽1を大気圧に戻して、所望の素子が形成されたシリコン基板4を基板支持台3に載せる。このとき、真空にした予備室を設け、ロボット・アームを用いて自動でシリコン基板4を真空槽1内に搬送しても良い。

【0096】次に排気口2を介して到達真空度まで真空槽1内を排気する。このときの到達真空度は、 1×10^{-7} Torrより高真空とする。

【0097】次に銅管35・配管35'間に冷却した窒素ガスを流して、シリコン基板4を冷却する。基板支持

台の温度は概ね-100~-25℃に設定する。このときのシリコン基板4の温度（基板温度）は-80~-25℃となる。

【0098】次に基板温度が所望の温度に安定したのを確認した後、TMSの質量流量計17を1~100 cm³/minに設定し、ストップ・バルブ16、18を開いてTMSを真空槽1内に導入する。

【0099】さらに、酸素用質量流量計10を1~1000 cm³/minに設定し、ストップ・バルブ16、18を開いて酸素ガスを真空槽1内に導入する。このとき、真空槽201内の圧力は、排気口2のコンダクタンスを変えることにより、概ね10 mTorr~500 Torrにすることができる。その内訳は、TMS分圧2~200 Torr、酸素分圧2~400 Torrである。

【0100】次に酸素流量が安定した後、マイクロ波電力を概ね100~5 kWatt印加して、酸素のマイクロ波放電を起こす。マイクロ波放電を起こした時間を成膜開始時間として、成膜時間を変化させて、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜をシリコン基板4に堆積する。

【0101】堆積の終了は以下のような手順で行なった。

【0102】まず、マイクロ波電力の出力を切り、マイクロ波放電を停止する。この停止の時間を堆積終了時間とした。

【0103】次にストップ・バルブ28、18を閉じて、TMSの供給を停止し、しかる後にストップ・バルブ8を閉じて、酸素ガスの供給を停止する。

【0104】次に配管35・配管35'間に流している冷却用窒素ガスの供給を先に示した手順で停止し、同時に室温の窒素ガスを流した。

【0105】このとき、窒素用質量流量計32を1~10 l/minに設定し、ストップ・バルブ31、33を開いて、窒素ガスを配管34から真空槽1内に導入し、真空槽1内をほぼ大気圧に近い圧力にしてシリコン基板4を室温に戻した。

【0106】最後に、真空槽1内を大気圧に戻してシリコン基板4を取り出し、必要に応じて次のシリコン基板を基板支持台3に支持する。これで層間絶縁膜の1回の形成工程が終了する。

【0107】本実施形態では、炭素の含有率がシリコンの含有率よりも大きくなる成膜条件で、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜を形成している。

【0108】これは、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜において、炭素の含有率がシリコンの含有率よりも大きくすると、室温で粘性を有するようになり、段差被覆性が改善されることが分かった。

【0110】また、このような粘性を有するシリコン、酸素、窒素および酸素の化合物からなる絶縁膜は、誘電率および吸水性も低くなることが分かった。

【0111】したがって、本実施形態によれば、高段差被覆性、低誘電率かつ低吸水性の層間絶縁膜および保護絶縁膜を形成できるようになる。

【0112】(第2の実施形態) 図3は、本発明の第2の実施形態に係る半導体装置の製造方法を示す工程断面図である。これは本発明を層間絶縁膜に適用した例である。

【0113】図3(a)は、層間絶縁膜を形成する前の工程断面略図を示している。すなわち、図3(a)は、素子分離し、素子を形成したシリコン基板201上に、シリコン酸化膜202を形成した後、電気的導通をとる領域のシリコン酸化膜202に選択的に接続孔を開孔し、次いで配線203となるAl-1%Si-O、5%Cu膜(以下、Al合金膜と略記する)を堆積し、このAl合金膜を所望の配線パターンに加工した段階の工程を示している。

【0114】この後、シリコン基板201を第1の実施形態で使用した半導体製造装置の真空槽1内の基板支持台3に載置し、第1の実施形態に示した手順に従って、図3(b)に示すように、基板全面に層間絶縁膜204を形成する。

【0115】具体的には、例えば、TMS流量20cm³/min、酸素流量200cm³/min、堆積圧力0.2Torr、マイクロ波電力200Watt、基板温度-30℃、堆積時間2分の成膜条件で、層間絶縁膜204を形成する。この成膜条件では、層間絶縁膜204の堆積速度は、約0.5μm/minであった。

【0116】この試料を走査形電子顕微鏡(SEM)で観察すると、図3(b)に示すように、層間絶縁膜204は、配線203間のトレンチ溝の底からまるで液体が深いコップに溜まるような形状で堆積し、配線203間に巣(ポイド)はみられなかった。

【0117】本発明者等は、上記方法に従って絶縁膜を表面が平坦なシリコン基板に形成し、それをフーリエ変換赤外分光計を用い透過法で分析した。

【0118】その結果、見える吸収ピークは、Si-O-Siのロッキング・ピーク、Si-CH₃の吸収ピークであった。また、Si-O-Siピークに対するSi-CH₃のピークの比が10-50%であった。

【0119】ともに検出感度の問題があるので、このままでは含有率を直接出すことができないが、化学的湿式法で全ての絶縁膜を溶かして、原子吸光法等で評価すると、CとSiとの組成比は概ね1:1から30:1程度であり、いずれの場合もCの方が含有率としては多かった。

【0120】なお、いずれの場合も真空槽1の到達真空度が低い場合には、H₂Oのピークがみられた。このた

め、真空槽1の到達真空度は、なるべく高真空にしたほうが良い。

【0121】また、上記絶縁膜、層間絶縁膜204は、絶縁膜というよりは、粘性(粘度)の高い絶縁油という方が適切で、その粘度を測定すると100~300000cpsであり、また、誘電率は1.8-3.2程度の値であった。

【0122】また、上記絶縁膜、層間絶縁膜204の吸水性を評価したところ、大気放置2日間でもほとんど水分を吸収しなかった。

【0123】さらに、上記絶縁膜、層間絶縁膜204の熱的安定性を検討するために、真空雰囲気中で650℃まで加熱しながら質量分析器で放出ガスを評価したところ、300℃でH₂Oが少し検出され、その後300~650℃までC、Hの関与するピークは検出されたものの、H₂Oのピークは検出されなかった。

【0124】また、シリコン基板上にシリコン酸化膜を0.5μm形成し、次いで通常のマグネトロン・スパッタリングでAl合金膜を0.9μm形成した後、通常の光露光法と反応性イオン・スパッタリングでAl配線を形成し、その基板全面に本実施形態の方法に従って厚さ2μmの絶縁膜を形成した試料(試料A)と、基板全面に通常のプラズマCVDで厚さ2μmのシリコン酸化膜を形成した試料(試料B)とを電気的信頼性試験にかけたところ、試料Aの方が圧倒的に信頼性が高かった。

【0125】本実施形態の層間絶縁膜204は、粘度を持つため従来の通常のシリコン酸化膜と比較して柔らかい。また、シリコン酸化膜204の電気的信頼性が従来のシリコン酸化膜のそれよりも高いのは、シリコン酸化膜204は柔らかいため従来のシリコン酸化膜が持つ応力を持たないため、サーマル・ストレスに起因する不良がなかったためと考えられる。

【0126】(第3の実施形態) 図4は、本発明の第3の実施形態で使用する半導体製造装置の概略構成を示す模式図である。

【0127】図中、301は真空層を示しており、この真空層301は排気口202を介して高真空に排気でき、その到達真空度は 2×10^{-7} Torr以上である。排気装置は簡単のため図示していない。

【0128】真空槽301内には、基板を支持するための基板支持台303が設定されており、この基板支持台303上にはシリコン基板304が載置されている。

【0129】真空槽301には各種ガスを供給するために複数の配管が接続されている。すなわち、酸素を供給する配管305、有機シラン、例えば、TMSを流すための配管315、および窒素ガスを流すための配管330がそれぞれ真空槽301に接続されている。配管305はステンレス製のものである。

【0130】酸素を供給する配管305(簡単のため酸素供給源は図示せず)は、ストップ・バルブ306、質

質量流量計307、ストップ・バルブ308、アタッチメント309を介してA12 O3管311に接続されており、A12 O3管311はアタッチメント312を介してステンレス配管313に接続されており、ステンレス配管313は真空槽301に接続されている。

【0130】さらに、A12 O3管311の途中にはマイクロ波放電用のキャビティ310が設置されている（簡単のためマイクロ波電源およびマイクロ波供給系は図示せず）。

【0131】ステンレス配管313は、真空槽301内に基板支持台303に対向して設置されたシャワー・ヘッド314に接続されている。ステンレス配管313から供給された酸素はシャワー・ヘッド314を介して基板の領域に供給され、途中TMSと反応しながら基板に到達する。シャワー・ヘッド314は、 $-70 \sim -100$ ℃の範囲の所望の温度に加熱・冷却できるようになっている（簡単のためその熱源および制御装置は図示せず）。

【0132】TMSを供給するための配管315（簡単のためTMS供給源は図示せず）は、ストップ・バルブ316、質量流量計317、ストップ・バルブ318、ステンレス配管319を介して真空槽301に接続されている。

【0133】なお、流量調整を行なえるなら、質量流量計317の代わりに、ニードル・バルブを使用しても良い。

【0134】ステンレス配管319は、真空槽301内でシャワー・ヘッド314に接続されている。このため、酸素、TMSを供給すると、これら二つのガスはシャワー・ヘッド314で混合され、一部は反応してそれらの混合ガスが基板に供給される。

【0135】なお、シャワー・ヘッド314を用いることは本発明では本質ではなく、有機シランと活性化された酸素ガスとを基板表面近傍まで別々に輸送して基板表面近傍で混合しても同様の効果があった。

【0136】配管330を介して流す窒素ガス（簡単のため窒素ガス供給源は図示せず）は、基板304の出し入れのために真空槽301内を大気圧に戻したり、冷却された基板の温度を室温まで戻すのに要する時間の短縮を目的として真空槽301内の圧力を調整するために流す。また、この窒素ガスは、絶縁膜の堆積時に圧力調整のために流しても良い。

【0137】配管330は、ストップ・バルブ331、質量流量計332、ストップ・バルブ333、配管334を介して真空槽301に接続されている。

【0138】ステンレス製の基板支持台303の内部には、銅管335（銅管に流すガスの供給側を335とし、出口側を335'と記述する）が埋込まれており、銅管335は、冷却された窒素および室温の窒素ガスの供給装置に接続されている。

【0139】基板支持台303には加熱用の熱源であるシース・ヒーター336も設置されており（簡単のため電源は図示せず）、このシース・ヒーター336で基板304を所望の温度に加熱することができる。

【0140】真空槽301の壁面は二重構造になっており、壁面を加熱するための熱源341と保温材342が備え付けられている（簡単のため電源は図示せず）。本実施形態では真空槽301の壁温は80℃にした。

【0141】以下、実際の操作にのっとり本実施形態の絶縁膜の形成方法を説明する。

【0142】まず、真空槽301を大気圧に戻して、基板304を基板支持台303に載せる。なお、真空槽301の脇にゲート・バルブを介して真空にした予備室を設け、ロボット・アームを用いて自動で基板を搬送しても良い。

【0143】排気口302を介して到達真空度まで真空槽301内を排気する。このときの到達真空度は、 1×10^{-7} Torrより高真空とする。

【0144】次に銅管335から銅管335'に冷却した窒素ガスを流し基板304を冷却する。基板支持台303の温度は概ね $-100 \sim -25$ ℃に設定し、このとき基板温度は $-80 \sim -25$ ℃となる。

【0145】基板温度が所望の温度に安定したのを確認した後、TMSの流量を制御する質量流量計317を概ね $1 \sim 100 \text{ cm}^3/\text{min}$ に設定し、ストップ・バルブ316、318を開にしてTMSを真空槽301内に導入する。

【0146】さらに、酸素用の質量流量計301を $1 \sim 1000 \text{ cm}^3/\text{min}$ に設定し、ストップ・バルブ306、308を開にして酸素ガスを真空槽301内に導入する。

【0147】このとき、真空槽301内の圧力は、排気口302のコンダクタンスを変えることにより、概ね $10 \text{ mTorr} \sim 500 \text{ Torr}$ にすることができる。その内訳は、TMS分圧 $2 \text{ mTorr} \sim 200 \text{ Torr}$ 、酸素分圧 $2 \text{ mTorr} \sim 400 \text{ Torr}$ である。

【0148】酸素流量が安定した後、マイクロ波電力を概ね $100 \text{ Watt} \sim 5 \text{ kWatt}$ 印加し、酸素のマイクロ波放電をたてる。マイクロ波放電を起こした時間を成膜開始時間として、成膜時間を変化させてシリコン酸化膜をシリコン基板304に堆積した。

【0149】なお、本実施形態では、直接活性化された酸素ガスを真空槽301に導入した場合について記述してあるが、通常、酸素ガスの質量流量計およびマイクロ波の共振は、オンにしてもすぐには安定しないので、安定化するまでの間バイパスに流しておいて、安定化した後で真空槽301内に導入したほうが絶縁膜の膜質の観点からは良かった。

【0150】成膜の終了は次のような手順で行なった。

【0151】まず、マイクロ波電力の出力を切り、マイ

【0154】次にプラズマ・パルス328、318を開閉してTMSの供給を停止し、しかる後にストップ・パルス318を開閉して酸素ガスの供給を停止する。

【0155】次に銅管335から銅管335'に流して、その後用窒素ガスの供給を先に示した手順で停止し、同時に窒素の窒素ガスを流した。

【0156】このとき、窒素用の質量流量計332を1~10 l/minに設定し、ストップ・パルス331、333を開閉して窒素ガスを配管334から真空槽301内に導入し、真空槽301内をほぼ大気圧に近い圧力にして基板温度を室温に戻す。

【0157】最後に、真空槽301内を大気圧に戻して基板304を取り出し、必要に応じて次の基板を基板支持台上に設置する。これでシリコン酸化膜堆積の1回の作業が終了する。

【0158】本実施形態の方法に従って、図5に示すように、配線が形成された基板（試料）上に層間絶縁膜を形成した。

【0159】試料は次のようにして作成した。まず、素子（不図示）が形成されたシリコン基板401上に熱酸化シリコン酸化膜402を約1 μ m形成し、その上に上記素子と接続するAl合金配線403となるAl-1%Si-O₂、5%Cu膜（以後、Al合金膜と呼ぶ）を概ね0.4~0.9 μ m堆積する。次にAl合金膜を通常の光露光法と反応性イオンエッチング（RIE）で加工し、Al合金配線403を形成した（図5（a））。Al合金配線403は熱酸化シリコン酸化膜402に形成された接続孔（コンタクトホール）を介して上記素子に接続している。

【0160】この基板401を先に示した真空槽301内の基板支持台303に設置し、先に示した手順に従って絶縁膜405を形成する（図5（b））。

【0161】成膜条件は、例えば、TMS流量20 cm³/min、酸素流量200 cm³/min、堆積圧力0.2 Torr、マイクロ波電力200 Watt、基板温度-30℃、堆積時間2分である。

【0162】このとき、溝404での絶縁膜405の堆積速度は、概ね0.1~0.5 μ m/minであった。この試料を走査形電子顕微鏡（SEM）で観察すると、図5（b）に示すようにまるで水が深いコップの底から溜まるような形状で、絶縁膜405は溝404の底から堆積し、配線404間に形成された絶縁膜405に巣は見られなかった。

【0163】次に通常のテトラ・エトキシ・シラン（TEOS）と酸素を用いて、平行平板形のプラズマCVD装置でSiO₂膜406を概ね0.5~1 μ m堆積した（図5（c））。

【0164】次にSiO₂膜406にAl合金配線403に対する接続孔（ビアホール）を開孔した後、2層目のAl合金配線を形成する。以下、同様の工程を繰り返して必要な数だけ配線を多層化する。絶縁膜405は粘度を有するので、以後の工程のためにはAl合金配線403上には厚く存在しないほうが良い。

【0165】本実施形態の特徴は、図5（b）に示すように、Al合金配線403上に堆積した絶縁膜405の膜厚aと溝404内に堆積した絶縁膜405の膜厚bとが異なることである。すなわち、溝404内に堆積する絶縁膜405の厚みbの方がAl合金配線403上に堆積した絶縁膜405の膜厚aよりも厚い。

【0166】図6に、膜厚aと膜厚bとの関係を示す。図に示すように、溝104が完全に埋まるまでの間は、膜厚bのほうが膜厚aよりも十分に大きい。このため、図中、xで示される位置で絶縁膜405の堆積を停止すると、溝405内はほぼ絶縁膜405で埋め込まれるが、Al合金配線403上にはほとんど絶縁膜405は堆積しないという状況が実現する。

【0167】図5には、Al合金配線403の上面にも絶縁膜405が薄く形成される様子が示されているが、配線間の熱酸化シリコン酸化膜402上のみに形成され、Al合金配線403の上面には全く形成されないようにしても良い。

【0168】本実施形態の絶縁膜405は比誘電率が通常のシリコン酸化膜のそれよりも低いので、配線間だけに絶縁膜405を使用するだけでも横方向の配線間容量の低減につながる。

【0169】また、この絶縁膜405は、粘度を持つため、シリコン酸化膜と比較して柔らかい。これはこの絶縁膜405の長所でもあり短所でもある。電気的信頼性が伸びたのは、通常のシリコン酸化膜が持つ熱応力をこの絶縁膜405は柔らかいため持たず、熱応力に起因する不良がなかったためと考えられる。

【0170】一方、柔らかいと其後の工程で不都合が生じる。例えば、1層目のAl合金配線層の全面に絶縁膜405を形成し、その上に2層目のAl合金配線となるAl合金膜を通常のマグネトロン・スパッタリング法で堆積したところ、スパッタリング時の熱で絶縁膜405は皺だらけになり、Al合金膜も均一に堆積できず、其後の工程を継続することができなかった。

【0171】それに対して、本実施形態によれば、柔らかい絶縁膜405はAl合金配線間に主に存在し、Al合金配線403上には通常のプラズマCVD法によるSiO₂膜406が接触することになる。実際は、柔らかい絶縁膜405がAl合金配線403上にもあるはずであるが、本実施形態の場合、走査形電子顕微鏡（SEM）観察では見られなかった。さらに、絶縁膜405の表面は通常のプラズマCVD法によるSiO₂膜であるため、次の工程に特に不都合が生じることもなかった。

【0172】なお、本実施形態では、TMSと酸素の組

成条件は、例えば、TMS流量20 cm³/min、酸素流量200 cm³/min、堆積圧力0.2 Torr、マイクロ波電力200 Watt、基板温度-30℃、堆積時間2分である。

【0173】このとき、溝404での絶縁膜405の堆積速度は、概ね0.1~0.5 μ m/minであった。この試料を走査形電子顕微鏡（SEM）で観察すると、図5（b）に示すようにまるで水が深いコップの底から溜まるような形状で、絶縁膜405は溝404の底から堆積し、配線404間に形成された絶縁膜405に巣は見られなかった。

【0174】次に通常のテトラ・エトキシ・シラン（TEOS）と酸素を用いて、平行平板形のプラズマCVD装置でSiO₂膜406を概ね0.5~1 μ m堆積した（図5（c））。

【0175】次にSiO₂膜406にAl合金配線403に対する接続孔（ビアホール）を開孔した後、2層目のAl合金配線を形成する。以下、同様の工程を繰り返して必要な数だけ配線を多層化する。絶縁膜405は粘度を有するので、以後の工程のためにはAl合金配線403上には厚く存在しないほうが良い。

【0176】本実施形態の特徴は、図5（b）に示すように、Al合金配線403上に堆積した絶縁膜405の膜厚aと溝404内に堆積した絶縁膜405の膜厚bとが異なることである。すなわち、溝404内に堆積する絶縁膜405の厚みbの方がAl合金配線403上に堆積した絶縁膜405の膜厚aよりも厚い。

【0177】図6に、膜厚aと膜厚bとの関係を示す。図に示すように、溝104が完全に埋まるまでの間は、膜厚bのほうが膜厚aよりも十分に大きい。このため、図中、xで示される位置で絶縁膜405の堆積を停止すると、溝405内はほぼ絶縁膜405で埋め込まれるが、Al合金配線403上にはほとんど絶縁膜405は堆積しないという状況が実現する。

【0178】図5には、Al合金配線403の上面にも絶縁膜405が薄く形成される様子が示されているが、配線間の熱酸化シリコン酸化膜402上のみに形成され、Al合金配線403の上面には全く形成されないようにしても良い。

【0179】本実施形態の絶縁膜405は比誘電率が通常のシリコン酸化膜のそれよりも低いので、配線間だけに絶縁膜405を使用するだけでも横方向の配線間容量の低減につながる。

【0180】また、この絶縁膜405は、粘度を持つため、シリコン酸化膜と比較して柔らかい。これはこの絶縁膜405の長所でもあり短所でもある。電気的信頼性が伸びたのは、通常のシリコン酸化膜が持つ熱応力をこの絶縁膜405は柔らかいため持たず、熱応力に起因する不良がなかったためと考えられる。

【0181】一方、柔らかいと其後の工程で不都合が生じる。例えば、1層目のAl合金配線層の全面に絶縁膜405を形成し、その上に2層目のAl合金配線となるAl合金膜を通常のマグネトロン・スパッタリング法で堆積したところ、スパッタリング時の熱で絶縁膜405は皺だらけになり、Al合金膜も均一に堆積できず、其後の工程を継続することができなかった。

【0182】それに対して、本実施形態によれば、柔らかい絶縁膜405はAl合金配線間に主に存在し、Al合金配線403上には通常のプラズマCVD法によるSiO₂膜406が接触することになる。実際は、柔らかい絶縁膜405がAl合金配線403上にもあるはずであるが、本実施形態の場合、走査形電子顕微鏡（SEM）観察では見られなかった。さらに、絶縁膜405の表面は通常のプラズマCVD法によるSiO₂膜であるため、次の工程に特に不都合が生じることもなかった。

な有機シラン化合物を示したが、有機シランとしてTMS以外の化合物として、メトキシシラン ($\text{Si}(\text{OC}(\text{H}_3))_4$)、ジメトキシシラン ($\text{Si}(\text{OC}(\text{H}_3))_3$)、トリメトキシシラン ($\text{Si}(\text{OC}(\text{H}_3))_2$)、ヘキサメトキシシラン ($\text{Si}(\text{OC}(\text{H}_3))_6$)、テトラメチルホウメチルシラン ($\text{Si}(\text{t-C}(\text{H}_3))_4$) などアルコキシシランを用いても同様の効果があった。また、キシレン、フェニルトリメチルシラン、ジフェニルトリメチルシランを用いても効果が同様にあった。

【0171】さらに、少なくとも酸素元素を構成原子として含む化合物として O_2 以外に、例えば、オゾン、 CO 、 CO_2 、 NO 、 N_2O 、 NO_2 、 H_2O 、 H_2O_2 などを用いても同様な効果があった。

【0172】(第4の実施形態) 図7は、本発明の第4の実施形態に係る半導体装置の製造方法を示す工程断面図である。

【0173】まず、図7(a)に示すように、シリコン基板501上に厚さ $1\mu\text{m}$ の熱酸化シリコン酸化膜502を形成し、次いでA1合金配線503となる厚さ $0.9\mu\text{m}$ のA1合金膜を通常のスパッタリング法で堆積し、このA1合金膜を通常の光露光法と反応性イオンエッチングとを用いてパターニングし、A1合金配線503を形成する。

【0174】なお、図中、504は配線間の溝を示している。また、A1合金配線503は熱酸化シリコン酸化膜502に形成された接続孔(不図示)を介してシリコン基板501に形成された素子(不図示)に接続している。

【0175】次にシリコン基板501に第3の実施形態に示した手順に従って、図7(b)に示すように、絶縁膜505を形成する。ただし、成膜条件は、TMS流量 $20\text{cm}^3/\text{min}$ 、酸素流量 $100\text{cm}^3/\text{min}$ 、圧力 0.2Torr 、マイクロ波電力 500Watt 、基板温度 R.T. (室温)である。この成膜条件は、一条件を示したもので、この条件に限定されるものではない。

【0176】このように相対的に酸素ラジカルの発生しやすい状況にすると、図7(b)に示すように、コンフォーマルな形状が実現しやすい。酸素ラジカルの発生しやすい状況とは、TMS流量が同一であれば酸素流量の大きい領域、あるいはマイクロ波電力の大きい領域、なるべく前記範囲(室温)内で基板温度の高い領域である。

【0177】走査形電子顕微鏡(SEM)で観察した結果、図同(b)に示すように、絶縁膜505の膜厚は、溝504の底と配線503上とで概ね同じであった。

【0178】本実施形態の特徴は、溝504の底とA1合金配線503上にほぼ同一の膜厚の絶縁膜505が形成されていることが本質ではなく、A1合金配線503上にもある程度の膜厚($0.1\sim 0.5\mu\text{m}$)の絶縁膜

505が形成されていることが本質である。なお、横方向の配線間容量を下げる目的では、A1合金配線間を積極的に絶縁膜505で埋込んだほうが良い。

【0179】次に真空槽から取り出した後、図7(c)に示すように、通常のプラズマCVD法により全面に厚さ約 $0.5\sim 1.0\mu\text{m}$ の SiO_2 膜506を形成する。なお、溝504の埋込み形状を改良するために、一部有機シランと O_3 とを用いて絶縁膜を例えば $0.2\sim 0.6\mu\text{m}$ 堆積した後、プラズマCVD法で SiO_2 膜506を形成しても良い。

【0180】この後、通常の方法に従って、上層A1配線を形成する。すなわち、所望の位置にA1合金配線503に対するコンタクトホールを開孔した後、上層A1合金配線となる厚さ $0.4\sim 1.0\mu\text{m}$ のA1合金膜を形成し、これを通常の光露光法と反応性イオンエッチングとを用いてパターニングして、上層A1合金配線を形成する。

【0181】最後に、プラズマCVD法により厚さ $0.5\sim 1.0\mu\text{m}$ の SiO_2 膜を形成した後、パッドを形成する。

【0182】このようにして得られた半導体装置(試料)を電気的信頼性試験にかけた。その結果、ストレス・マイグレーションによる不良率は、従来のものに比較して、約2桁以上小さくなることを確認した。

【0183】これは、A1合金配線503に接触する絶縁膜505は粘度を持つ絶縁膜であるため、その後のプラズマCVD法で形成した SiO_2 膜506が通常の熱ストレスを持っていたとしてもA1合金配線503にかかる熱応力が緩和されたためと考えられる。

【0184】本実施形態では、A1合金配線503上にも概ね $0.1\sim 0.5\mu\text{m}$ の膜厚の絶縁膜505を形成したことが特徴である。すなわち、A1合金配線503の上面および側面は本実施形態の柔らかい絶縁膜505で包みこまれている。

【0185】このような構造を取ることで、絶縁膜505上にプラズマCVD法で形成した SiO_2 膜506の熱応力を緩和することができ、ストレス・マイグレーションの発生を抑制することができたと考えられる。

【0186】また、層間絶縁膜を全て絶縁膜505にしてしまわないことにも本実施形態の特徴である。電流ストレスが増大するにつれて、ストレス・マイグレーションのみならず、エレクトロ・マイグレーションの発生もA1合金配線の電気的信頼性を低下させる大きな要因になる。

【0187】この対策として、A1合金配線の上下に TiN 障壁層を設ける方式が採用されている。この構造では、大きな電流ストレスが印加されたA1合金配線のA1原子は、電流ストレスの印加方向に移動する。

【0188】下流側に移動したA1原子は、下流側のA1合金配線にとって余剰原子となる。A1合金配線の上

【0190】図8は、TUN障壁層で覆われているため、Al合金配線と横方向に隣接する絶縁膜の弱い箇所に沿って成長する横ヒロック。

【0191】この横ヒロックが著しく成長した場合に、隣のAl合金配線と接触してしまい、電氣的短絡をきたす。

【0190】もし、柔らかい絶縁膜505でAl合金配線間の横方向の隙間を全て埋め込んでしまうと、この横ヒロック耐性は弱くなる。しかし、本実施形態のように、Al合金配線に接触する領域にのみ柔らかい絶縁膜505を用い、それ以外のAl合金配線間の隙間は従来のSiO₂膜506を用いると、横ヒロック耐性も劣化しないことを確認した。

【0191】(第5の実施形態)図9は、本発明の第5の実施形態に係る半導体装置の製造方法を示す工程断面図である。

【0192】図9(d)は、本実施形態の製造方法によって得られた半導体装置を表している。図中、701は、素子分離され、素子が形成されたシリコン基板を示している。このシリコン基板701上には、シリコン酸化膜702が形成されている。このシリコン酸化膜702上には、所望パターンの配線7031、7032、7033が形成されている。これら配線7031、7032、7033は、シリコン酸化膜702に形成された図示しない接続孔(コンタクトホール)を介して基板表面に形成された図示しない素子と電氣的に接続されている。

【0193】これら配線7031、7032、7033は、本発明の絶縁膜704により覆われている。絶縁膜704上には配線705が形成されており、この配線層707は、絶縁膜704に形成された接続孔(ビアホール)706を介して、配線7032に接続している。配線7031、7032、7033、705の材料は、例えば、アルミニウム-珪素1%-銅0.5%合金である。

【0194】図8は、本実施形態で使用する半導体製造装置の概略構成を示す模式図である。この半導体装置は、凝縮CVD法により絶縁膜704を形成できるものである。図中、601は真空槽を示しており、この真空槽601は排気口602を介して高真空中に排気でき、その到達真空度は 2×10^{-7} Torr以上である。排気装置は簡単のため図示していない。

【0195】真空槽601内には、基板を支持するための基板支持台603が設定されており、その上にシリコン基板604が設置されている。

【0196】真空槽601には、各種ガスを供給するための配管が接続されている。すなわち、酸素ガス、水素ガス、一酸化炭素ガス、窒素ガスなどの各種プロセスガスおよびバージガスを供給する配管605、TMSを流すための配管615、および窒素ガスを流すための配管

630がそれぞれ真空槽601に接続されている。配管605は例えばステンレス製のものである。

【0197】各種ガスを供給する配管605(簡単のためガス供給源は図示せず)には、上から順にバルブ6061~6069およびマスフローコントローラ6071~6079が設けられている。

【0198】配管605は、バルブ608、アタッチメント609を介してサファイヤ管611に接続されており、このサファイヤ管611はアタッチメント612を介して真空槽601に接続されている。

【0199】また、配管605は、バルブ651、652を介してオゾンナイザ653が接続されている。オゾンを用いる際には、バルブ608を閉じ、原料ガスをバルブ651を介してオゾンナイザ653に供給し、オゾンを含むガスをバルブ652を介して配管605に供給する。

【0200】オゾンナイザ643に供給する原料ガスとしては、酸素ガス、酸素ガスと窒素ガスの混合ガス、または酸素ガスと二酸化炭素ガスの混合ガスが好ましい。

【0201】サファイヤ管611の途中にはマイクロ波放電によるプラズマ発生用の放電電極610が設置されている(簡単のため、マイクロ波電源およびマイクロ波供給系は図示されていない)。

【0202】サファイヤ管611の近傍に、管内を通過するガスを励起するための光源654を設置しても良い。励起光としては、例えば通過ガスの電子状態の励起を引き起こすために、紫外線が好ましい。

【0203】TMSを供給するための配管615(簡単のためTMS供給源は図示せず)は、バルブ616、マスフローコントローラ617、バルブ618、ステンレス配管619を介して真空槽601に接続されている。マスフローコントローラ617は、精密な流量調整ができればニードル・バルブで代用しても良い。

【0204】配管630を介して流す窒素ガス(簡単のため窒素ガス供給源は図示せず)は、基板604の出し入れのために真空槽601内を大気圧に戻したり、冷却された基板604の温度を室温まで戻すのに要する時間の短縮を目的として、真空槽601内の圧力を調整するために流す。また、この窒素ガスは、絶縁膜の堆積時に圧力調整のために流しても良い。

【0205】また、配管630は、バルブ631、マスフローコントローラ632、バルブ633、配管634を介して真空槽601に接続されている。

【0206】ステンレス製の基板支持台603の内部には、基板冷却用の銅管635、635' (銅管に流すガスの供給側を635とし、出口側を635'と記述する)が埋込まれており、銅管635は、予め液体窒素などの冷媒中を通過させて冷却された窒素ガスおよび窒素の窒素ガスの供給装置に接続されている(簡単のため、窒素ガスの冷却装置および供給装置は図示せず)。

【0207】基板支持台603には加熱用の熱源であるヒーター636が設けられており（簡単のため図示せず）、ヒーター636により基板704を所望の温度に加熱することができる。

【0208】真空槽601の壁面は二重構造になっており、壁面を加熱し、真空槽601内のガス温度分布を均一に保つための熱源641と保温材642が備え付けられている（簡単のため図示せず）。

【0209】真空槽601の内部には、絶縁膜表面近傍の粘度を高くする工程に用いるための光源655およびマイクロ波発生用電極656が設置されている。光源655として、波長2.6～3.3 μ mの赤外線源、波長142～308nmの紫外線源、基板の高速昇温用の光源のいずれも、効果があった。これらの光源655およびマイクロ波発生用電極656は、単独で用いても良いし、複数の光源やマイクロ波発生用電極を組み合わせ用いても良い。

【0210】以下、図8、図9を用いて、実際の操作にのっとり本発明の絶縁膜の形成方法を説明する。

【0211】まず、真空槽601を大気圧に戻して、基板604を基板支持台603上に載置する。この際、真空槽601の脇にゲート・バルブを介して真空にした予備室を設け、ロボット・アームを用いて自動で基板を搬送しても良い。また、基板204は、例えば図9(a)に示される配線7031～7033が形成された基板である。

【0212】次に排気口602を介して到達真空度まで真空槽201内を排気する。このときの到達真空度は、 1×10^{-7} Torrより高真空とする。

【0213】次に銅管635から銅管235'に冷却した窒素ガスを流し、基板204を冷却する。基板支持台603の温度は概ね-100～25℃に設定し、このとき基板温度は-80～25℃となる。

【0214】基板温度が所望の温度に安定したのを確認した後、TMS用のマスフローコントローラ617を概ね1～100 cm³/minに設定し、バルブ616、618を開にしてTMSを真空槽601内に導入する。

【0215】さらに、酸素(O₂)用の質量流量計6077を1～1000 cm³/minに設定し、バルブ6067、608を開にして、酸素ガスを真空槽601内に導入する。

【0216】このとき、真空槽601内の圧力は、排気口602のコンダクタンスを変えることにより、概ね10 mTorr～500 Torrにすることができる。その内訳は、TMS分圧2～200 Torr、酸素分圧2～400 Torrである。

【0217】次に酸素流量が安定した後、放電電極610にマイクロ波電力を概ね100～5000 W印加し、酸素のマイクロ波放電を発生させ、図9(b)に示すように、酸素プラズマとTMSとの反応生成物からなる絶

縁膜704を配線7031～7033を覆うようにシリコン基板704上に堆積させる。

【0218】堆積の終了は次のような手順で行なった。

【0219】まず、マイクロ波電力の出力を切り、マイクロ波放電を停止する。

【0220】次にバルブ616、618を閉にしてTMSの供給を停止した後、バルブ6067、608を閉にして酸素ガスの供給を停止する。

【0221】次に銅管635から銅管635'に流している冷却用窒素ガスの供給を停止し、その代わりに室温の窒素ガスを流す。

【0222】このとき、窒素用の質量流量計632を1～10 l/minに設定し、バルブ631、633を開にして窒素ガスを配管634から真空槽601内に導入し、真空槽601内をほぼ大気圧に近い圧力にして基板温度を室温に戻す。

【0223】最後に、真空槽601内を大気圧に戻して基板604を取り出し、必要に応じて次の基板を基板支持台603に設置する。これで1回の絶縁膜の成膜工程が終了する。

【0224】上記絶縁膜704の成膜において、典型的な具体的なプロセス条件は、例えば、TMS流量20 cm³/min、酸素ガス流量200 cm³/min、堆積時の雰囲気圧力0.2 Torr、マイクロ波放電出力200 W、基板温度-30℃であり、このとき、絶縁膜301の堆積速度は約0.5 μ m/minである。

【0225】ここでは、放電時間を40分とし、厚さ2 μ mの絶縁膜704を形成した。この絶縁膜301の粘度は10000 cP未満であり、ピンセットが容易に突き刺さるほど柔らかかった。

【0226】次に図9(c)に示すように、配線7032に対するヴィアホール706を絶縁膜704に開孔した後、例えば、以下に説明する方法に従って絶縁膜704の表面近傍部分のみの粘度を選択的に高くする。

【0227】まず、基板704を再び図8に示す装置の真空槽601内に設置する。

【0228】次に、例えば、マスフローコントローラ6076により水素ガス流量を150 cm³/minに設定し、バルブ6066を開け、放電電極610に200 Wの高周波を印加して、サファイヤ管611を介して水素プラズマを真空槽601内に導入するとともに、基板704をヒーター636によって例えば300℃に加熱する。このようにして、基板704を水素プラズマ雰囲気中に例えば10分間曝す。なお、真空槽601内の圧力は例えば1 Torrとする。

【0229】次に基板704を冷却するために、銅管635から銅管635'に窒素ガスを流すと同時に、上記と同様の操作により配管634から窒素ガスを真空槽601内に導入する。基板温度が室温付近に到達後、基板704を真空槽601内から取り出す。

【0230】表面近傍部分の粘度を高くする処理を行なう絶縁膜704は、粘度が10000cp以上となっており、スパッタが容易には突き刺さらないほど固い状態になっている。

【0231】最後に、図9(d)に示すように、ヴィアホール706の底面の配線703を適当な清浄化処理で洗浄した後、絶縁膜704上に配線705となる金属層をマグネトロン・スパッタリング法で形成し、上記金属層を光露光法と反応性イオンエッチング法を用いて加工して、配線703に電気的に接続する配線705を形成する。

【0232】以上述べた本実施形態の方法により形成された半導体装置、および絶縁膜704の表面近傍分の粘度増加処理を行っていない、従来の技術により形成された半導体装置の断面を走査型電子顕微鏡(SEM)により調べた。

【0233】その結果、本実施形態の半導体装置は、図9(d)に示されるように、絶縁膜704の形状は、上側表面およびヴィアホール706の側壁を含め良好であった。また、絶縁膜704の表面から概ね0.1 μ mおよびヴィアホール706の側壁から概ね0.05 μ mの位置に、粘性(粘度)の変化による急峻な界面が観測された。配線間の溝、配線段差は空隙なく隔まで絶縁膜704で埋め込まれていた。

【0234】これに対して、従来技術により形成された半導体装置では、配線間の溝、配線段差は隔まで絶縁膜704で埋め込まれているものの、絶縁膜704の表面およびヴィアホール706の側壁は、表面粘性の向上処理がなされていないため、表面に微小な凹凸が見られた。また、絶縁膜自体の低い粘性のため、ヴィアホール706の形状が変化していた。

【0235】また、本実施形態の半導体装置と従来の半導体装置とについて、電気特性試験を行なったところ、本実施形態の半導体装置の配線寿命は従来の半導体装置のそれに対して概ね10%のびていた。

【0236】このような差が現れた理由としては、従来の半導体装置における劣化の原因である、例えば、マグネトロン・スパッタリング法等のスパッタリング法で用いられるプラズマが引き起こす絶縁膜704の表面の凹凸や、絶縁膜704の構成分子の化学結合の切断などによるリーク電流や、ヴィアホール706の変形による配線コンタクト不良などが、本実施形態の場合、絶縁膜704の表面近傍部分の粘度増加処理によって、抑制されたためと考えられる。このような絶縁膜の形状改善による配線の信頼性向上の効果は、半導体素子の微細化とともに、ますます顕著になると予想される。

【0237】一方、従来技術による絶縁膜と、本実施形態の方法に従って形成された絶縁膜との膜質を比較するため、これらの絶縁膜を表面が平坦なシリコン基板上に形成した。

【0238】すなわち、一方は公知の凝縮CVD法により形成した絶縁膜(粘度10000cp未満)、もう一方は同様に凝縮CVD法により形成した絶縁膜に、上述した粘度増加処理を長時間施し、膜の大半の粘度を高くした絶縁膜(粘度10000cp以上)である。

【0239】これらの絶縁膜に対して、透過型フーリエ変換赤外分光分析、化学的湿式法と原子吸光分析や質量分析などを組み合わせた原子組成比分析、および吸水性試験を行なったところ、検出精度の範囲内で、これらの絶縁膜は同様の膜質であった。

【0240】赤外分光分析で観測された主な吸収ピークは、Si-O-Si伸縮振動ピークおよびSi-CH₃伸縮振動ピークであった。Si-O-Siピークに対するSi-CH₃ピークの強度比は、いずれの絶縁膜も10~50%であった。いずれの絶縁膜も真空槽201の到達真空度が低い場合にはH₂O吸収ピークがみられた。このため、真空槽201の到達真空度はなるべく高真空にしたほうが良い。化学的湿式法でシリコン基板上のすべての絶縁膜を溶かして、原子吸光法および質量分析計等で評価すると、CとSiとの組成比は1:1:1から20:1程度であり、いずれの絶縁膜もCの方が含有率としては多かった。

【0241】吸水性を評価すると、いずれの絶縁膜も、大気放置2日間ほとんど水分を吸収しなかった。熱的安定性を検討するため、真空雰囲気中で650℃まで加熱しながら質量分析器で放出ガスを評価すると、300℃でH₂Oがわずかに検出され、その後300-600℃までC、Hの関与するピークは検出されたものの、H₂Oのピークは検出されなかった。

【0242】これらの結果から、凝縮CVD法によって形成された絶縁膜について、表面近傍部分のみの粘性を高める工程を行なっても、膜全体の性質はさほど変化しないことが分かる。

【0243】したがって、従来の凝縮CVD法による絶縁膜が有している、低誘電率および低吸湿性という優れた性質は、表面近傍部分の粘性を高めても劣化しない。むしろ、粘性を高める処理を施すと、膜表面近傍部分の分子間の結合が強化されるので、膜のより一層の低誘電率化および低吸湿性化を図れるようになる。

【0244】絶縁膜の表面近傍部分のみの粘性が高く、絶縁膜の内部の粘性が低いままに保たれているのは、配線層間の絶縁膜(層間絶縁膜)の性質として非常に好ましい。表面近傍部分の粘性が高いことは、絶縁膜に選択的に開孔されるヴィアホール等のスルーホール位置や形状の安定化に寄与する。また、絶縁膜形成後の例えばマグネトロン・スパッタリング等のスパッタリングによる金属配線層の形成工程において、スパッタリングプラズマによる絶縁膜の損傷が回避され、絶縁膜で隔てれた配線間のリーク電流の発生を防止できる。

【0245】一方、絶縁膜内部の粘性が低いことは、絶

は、絶縁膜その一部の配線に応力を与えるおそれがなく、段差特性および絶縁膜表面の平坦性が向上し、またストリートのエッチングによる配線の断線が防止される。

【0244】以上述べてきたように、凝縮CVD法によって形成された絶縁膜に、表面近傍部分のみの粘性を高める処理を施すことは、低誘電率、低吸湿性かつ良好な段差埋め込み特性を有し、さらに、変形しにくく、プラズマなどによる損傷を受けにくい絶縁膜を得るために、極めて有効な手段である。

【0247】なお、本実施形態は、以下のように種々変形が可能である。

【0248】例えば、凝縮CVD法による絶縁膜704の堆積後、基板701を取り出す前に、絶縁膜704の表面近傍部分のみの粘性を高める処理を行なっても良い。この処理を行なうことにより、絶縁膜704にヴィアホール706を開孔する工程において、絶縁膜704の変形によるヴィアホール706の位置や形状の変化を効果的に防止できるようになる。

【0249】また、凝縮CVD法による絶縁膜704の堆積後、絶縁膜704の表面近傍部分のみの粘性を高める処理は、真空を破らずに連続的に行なうことが好ましい。これは、堆積直後の絶縁膜704が大気に晒されると、粘性の低い膜の表面には微粒子や水分が吸着しやすい。このような微粒子等は、絶縁膜704の膜質や、その上に形成される配線706に対して悪影響を与えるからである。

【0250】また、凝縮CVD法による絶縁膜704の堆積後、絶縁膜704の表面近傍部分のみの粘性を高める処理は、例えば、搬送に伴う絶縁膜704の変形や装置内のダストの吸着を防ぐために、同一の真空槽で行なうことが好ましい。

【0251】また、本実施形態では、まず、TMSと酸素ラジカルとを気相で反応させ、生成物が被処理基板上に凝縮する作用を利用している（凝縮CVD）。生成物は、有機シランと酸素ラジカルとの重合反応生成物と考えられる。原料の有機シランモノマーとして、TMS以外の有機シランを用いても良い。例えば、テトラエチルシラン、テトラメトキシシラン、テトラエトキシシラン、ヘキサメチルジシロキサン、テトライソプロポキシシランである。また、有機シランと反応させる酸素セリウム発生源として、酸素ガス以外に、オゾン、CO、CO₂、NO、N₂O、NO₂、H₂O₂など酸素原子を含むガスを用いても良い。

【0252】また、本実施形態では、凝縮CVD法によって形成された絶縁膜704に対して、表面近傍部分の粘性を高めるため、酸素ラジカル雰囲気を用いた。

【0253】その作用としては、絶縁膜704を構成する分子である、有機シランと酸素ラジカルとの重合生成物（例えば $(-\text{Si}(\text{R}^1\text{R}^2)-\text{O}-)_n$: R^1 , R^2

は側鎖を表す）に対して、側鎖、Si-終端、O-終端など、活性な部分の反応を誘起し、絶縁膜構成分子間、あるいは構成分子内でさらなる重合架橋反応を引き起こし、絶縁膜の構造がより強固になるものと考えられる。

【0254】また、このように架橋反応が強化されることにより、半導体デバイス技術の観点から本絶縁膜に要求されている、絶縁膜の低誘電率化および低吸湿性化が促進される。

【0255】このような作用からすれば、絶縁膜704の表面近傍部分の粘性を高める処理として、酸素ラジカル以外を用いることも可能である。

【0256】また、凝縮CVD法によって形成された絶縁膜704に対して、架橋反応を誘起し、表面近傍部分の粘性を高めるために用いる手段として、例えば、酸素ラジカルと同様に、絶縁膜704の表面近傍部分に酸素原子を含む活性種を供給できるものを用いても良い。例えば、酸素原子を有する分子を含むガス雰囲気中のプラズマやオゾンがあげられる。

【0257】ここで、酸素原子を有する分子は、例えば、絶縁膜704中に存在する元素と同じ元素から構成されるもの（例えば、CO、CO₂）、あるいは絶縁膜704中に存在する元素と絶縁膜704中から脱離しやすい元素とから構成されるもの（例えば、NO、N₂O、NO₂、H₂O、H₂O₂）である。

【0258】また、絶縁膜704の表面近傍部分の粘性を高めるため、水素ラジカルを用いても良い。その作用としては、絶縁膜704の構成分子（例えば $(-\text{Si}(\text{R}^1\text{R}^2)-\text{O}-)_n$: R^1 , R^2 は側鎖を表す）に対して、 R^1-Si 、 R^2-Si をそれぞれ R^1-H 、 R^2-H 、としてSi-O-ネットワークから切り離し、Si-O-ネットワーク間の反応を誘起し、絶縁膜中の化学結合をより強固にするものと考えられる。

【0259】また、絶縁膜704の表面近傍部分の粘性を高めるために、絶縁膜704内の特定の官能基を振動励起させ、その基の反応を促進させても良い。そのためには、絶縁膜704中に微小に存在し、膜の低い粘性の一因であると思われる、OH結合の励起光が好ましい。

【0260】粘性向上に効果のあった光は、OH結合の吸収波長に相当する、概ね2.6~3.3μmの赤外線であった。また、主として側鎖 R^1 、 R^2 中にあると思われるCH結合を励起する、波長3.3~3.5μmの赤外線を用いても、絶縁膜704の粘性を向上させる効果があった。

【0261】また、絶縁膜704の表面近傍部分の粘性を高めるために、紫外線を照射し、絶縁膜構成分子の電子状態を励起しても効果があった。特に、波長142~308nmの紫外線による効果が顕著であった。この際、光源としてエキシマランプを用いたが、他の光源でも良い。

【0262】また、絶縁膜704の表面近傍部分の粘性を高めるために、絶縁膜704の表面近傍部分のみを加熱しても良い。

【0263】例えば、粘性の低い絶縁膜704が形成された基板をマイクロ波に晒すと、絶縁膜704の表面近傍部分に微量に存在する水分子などが励起され、表面近傍部分のみが加熱され、絶縁膜704の構成分子間の架橋反応が促進される。

【0264】この場合の雰囲気として、架橋反応を阻害しない、窒素ガスやアルゴンガスのような不活性ガス雰囲気あるいは減圧雰囲気が良い。あるいは、酸素原子を有する分子を含むガム雰囲気とし、マイクロ波によって発生する、酸素原子を含む活性種を、架橋反応の促進に利用しても良い。

【0265】また、例えば、赤外線ランプ加熱を用いた、高速昇降温装置を用いても良い。この場合、昇温速度が低すぎると、絶縁膜704の表面のみならず内部まで加熱されて架橋反応が進んでしまい、絶縁膜704の下地の配線7031～7033に応力が加わるようになって好ましくない。

【0266】絶縁膜704の比熱、熱伝導速度および架橋反応の温度依存性を考慮すると、毎秒概ね10℃以上の昇温速度が必要である。到達温度としては、概ね450℃～700℃が好ましい。基板温度は、この温度に到達後、配線7031～7033の熱変形を避けるため、速やかに450℃以下に下げて温度を保持するのが好ましい。

【0267】以上に述べた、絶縁膜704の表面近傍部分の粘性を高める様々な処理方法においては、絶縁膜704の原料、粘度、粘性を高める深さ、仕上りの粘性などの必要に応じて、処理温度、気体圧力、気体流量、放電出力、光量、光の波長、処理時間、昇降温速度など、種々のプロセス条件を適宜変化させても良い。また、複数の処理方法を組み合わせても良い。

【0268】図8には、以上に述べた様々な絶縁膜堆積工程および絶縁膜の表面近傍部分の粘性向上工程に適用できる装置の構成例が示されているが、必要に応じて、図8の装置の一部の構成のみを有するものを使用しても良い。例えば、絶縁膜の表面近傍部分の粘性向上工程に用いる部分と、絶縁膜堆積工程に用いる部分とに区別し、必要な方の部分のみからなる装置を使用しても良い。

【0269】また、本実施形態では、シリコン基板を用いたが、例えば、GaAs基板、ZnSe基板、SOI基板など他の基板を用いても良い。

【0270】本実施形態では、絶縁膜704に選択的に接続孔を開孔する工程を別の装置で行なったが、絶縁膜堆積、絶縁膜の表面近傍部分の粘性向上、接続孔開孔など一連の工程を、真空を破らずに連続的に行なう装置で行なっても良い。これら一連の工程を同一の真空槽で行

なっても良い。

【0271】以上に述べた、粘性の低い絶縁膜704に対して、その表面あるいはビアホール706の側壁近傍の構成分子間の架橋反応を誘起し、表面あるいはビアホール706の側壁近傍のみの粘性を高める方法では、その部分の絶縁膜704の深部まで粘性が高くなると、絶縁膜704の内部の配線7031，7033に応力が加わってしまい、好ましくない。

【0272】絶縁膜704の内部の配線7031，7033に応力が加わらないためには、絶縁膜704の最大膜厚を t_{max} とし、絶縁膜704内の粘性の高い領域の、絶縁膜704の表面あるいは側壁からの最大距離を d_{max} とすると、概ね $d_{max} \leq 0.1 t_{max}$ とするのが好ましい。

【0273】絶縁膜704内の粘性の高い領域の、絶縁膜704の表面あるいはビアホール706の側壁からの最大距離 d_{max} は、絶縁膜704の変形およびプラズマなどによる損傷を防止するために必要な最小値、およびこれら変形および損傷防止の効果が飽和する値を考慮すると、概ね $10 \text{ nm} \leq d_{max} \leq 100 \text{ nm}$ の範囲が好ましい。

【0274】以上に述べた、粘性の低い絶縁膜704（第1の絶縁膜）に対して、表面近傍部分の粘性の高い構造を実現する手段として、絶縁膜704の表面近傍部分の粘性を高める代わりに、粘性の高い別の絶縁膜（第2の絶縁膜）を形成しても良い。

【0275】この場合、第2の絶縁膜の膜厚を、上記 d_{max} の範囲に限らず、第2の絶縁膜の膜質や半導体装置の設計上の必要に応じて、任意に変化させることができる。第2の絶縁膜の形成は、第1の絶縁膜を形成した後、ビアホールを開孔する工程の前に行なうことが好ましい。ビアホールを開孔する工程の後に行なっても良いが、この場合、ビアホールの底面にも第2の絶縁膜が形成される可能性がある。ビアホールの底面に形成される第2の絶縁膜の膜厚が大きいと、ビアホールを再び開孔する工程が必要となる。

【0276】第1の絶縁膜より粘性の高い第2の絶縁膜の形成工程には、例えば、本実施形態に挙げた凝縮CVD法で、絶縁膜の粘性が高くなるようなプロセス条件を用いる。

【0277】具体的には、例えば、原料の有機シランガスに対する酸素ガスの流量を小さくするか、または酸素ラジカル発生のための放電出力を高くすることにより、有機シランと酸素ラジカルとの重合反応生成物の重合度を高める。

【0278】また、第2の絶縁膜の形成工程として、例えば、テトラエトキシシラン（TEOS）-オゾン法を用いるか、高分子膜形成のために有機物の重合工程を用いても良い。

【0279】第1の絶縁膜を形成した後、第2の絶縁膜

な工程は、真空を破らずに連続的に行なうことが好ましい。第1の絶縁膜の堆積直後の基板が大気に向く場合、粘性の低い膜の表面には微粒子や水分が吸着し、第2の絶縁膜の膜質や、その上にさらに形成される配線に対して悪影響を与える。

【0280】第1の絶縁膜を形成した後、第2の絶縁膜を形成する工程は、例えば搬送に伴う絶縁膜の変形や装置内のダストの吸着を防ぐため、同一の真空槽で行なうことが好ましい。

【0281】第1の絶縁膜を凝縮CVD法により形成した後、第2の絶縁膜を形成する工程の前に、上述した第1の絶縁膜（絶縁膜704）の表面近傍部分の粘性を高める工程を行なっても良い。

【0282】また、本実施形態では、凝縮CVD法を用いる場合について説明したが、凝縮CVD法以外の低粘性絶縁膜の形成方法にも適用できる。絶縁膜に要求されている、低誘電率、低吸湿性かつ低粘性という性質は、回路の高速応答性、熱応力、段差被覆性などの要請に基づく。

【0283】特に段差被覆性、熱応力および表面平坦性の問題の対応策としては、粘性の低い絶縁膜を基板上に形成することが必要である。そのような粘性の低い絶縁膜について、表面近傍部分のみの領域の粘性の高い構造を形成することにより、絶縁膜に要求されている低誘電率、低吸湿性、かつ膜内部の低粘性などの特性を保持しつつ、膜の損傷に対する耐性や加工精度の向上に寄与するのが、本発明の目的である。

【0284】なお、本発明は上記実施形態に限定されるものではない。例えば、上記実施形態では本発明を層間絶縁膜に適用した場合について説明したが、本発明は保護絶縁膜（パッシベーション膜）にも適用できる。

【0285】この場合、図10に示すように、ボンディング・パッドの周辺や周辺回路近くに、本発明の保護絶縁膜805が大面积に存在する場合には、Al合金膜をパターンニングして配線803を形成する際に、Al合金膜のダミーピラー806を形成しておく。保護絶縁膜805は、例えば、層間絶縁膜204と同様な方法で形成する。

【0286】なお、ダミーピラー806は、上記シリコン酸化膜804とは異なる絶縁材料の膜、例えば、プラズマCVDシリコン酸化膜やシリコン窒化膜を用いることができる。

【0287】これにより、ボンディング等の工程で配線803にかかる圧力で保護絶縁膜805が変形するという不都合を防止できる。なお、図中、801はシリコン基板、807は接続孔（ビアホール）を示している。

【0288】また、ダミーピラー806を形成する代わりに、保護絶縁膜805の表面を300℃以下の低温で焼き固めても同様な効果が得られる。

【0289】

【発明の効果】以上述べたように本発明によれば、微細領域内を良好な形状でもって埋め込むことができる絶縁膜を実現できるようになる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態で使用する半導体製造装置の概略構成を示す模式図

【図2】窒素ガス供給装置の概略構成を示す模式図

【図3】本発明の第2の実施形態に係る半導体装置の製造方法を示す工程断面図

【図4】本発明の第3の実施形態で使用する半導体製造装置の概略構成を示す模式図

【図5】本発明の第3の実施形態に係る半導体装置の製造方法を示す工程断面図

【図6】絶縁膜の膜厚の地下依存性を示す図

【図7】本発明の第4の実施形態に係る半導体装置の製造方法を示す工程断面図

【図8】本発明の第5の実施形態で使用する半導体製造装置の概略構成を示す模式図

【図9】本発明の第5の実施形態に係る半導体装置の製造方法を示す工程断面図

【図10】本発明の柔らかい保護絶縁膜の変形の防止方法を説明するための図

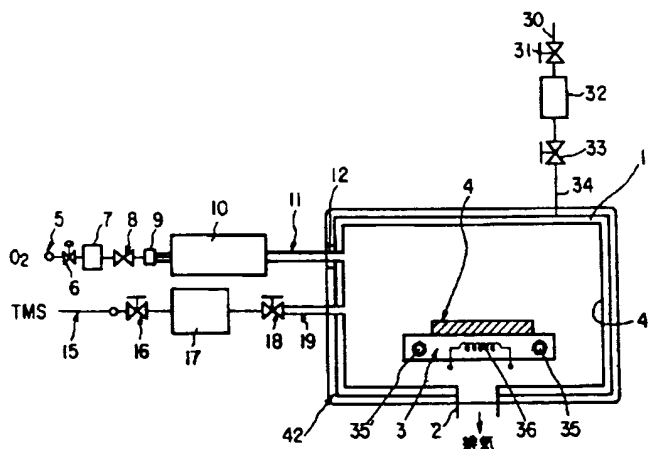
【符号の説明】

- 1…真空槽
- 2…排気口
- 3…基板支持台
- 4…シリコン基板
- 5, 15, 19, 30, 34…配管
- 6, 8, 16, 18, 31, 33…ストップ・バルブ
- 7, 17, 32…質量流量計
- 9, 12…アタッチメント
- 10…キャビティ
- 11…Al₂O₃管
- 35, 35'…銅管
- 36…シース・ヒータ
- 41…熱源
- 42…保温材
- 101…配管
- 102, 104, 105, 107, 110…ストップ・バルブ
- 103…質量流量計
- 106, 109…枝管
- 108…スパイラル管
- 111…液体窒素溜め
- 112…液体窒素
- 201…シリコン基板
- 202…シリコン酸化膜
- 203…配線
- 204…層間絶縁膜
- 301…真空槽

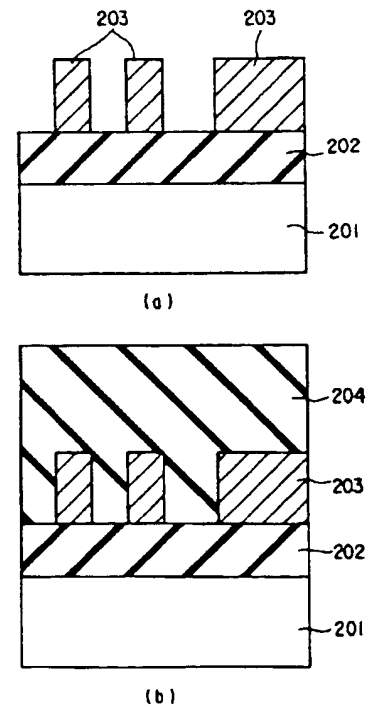
302…排気口
 303…基板支持台
 304…シリコン基板
 305、315、330、334…配管
 306、308、316、318、331、333…ストッパーバルブ
 307、317、332…質量流量計
 309、312…アタッチメント
 310…キャビティ
 311…Al₂O₃ 管
 319…ステンレス配管
 335、335'…銅管
 401…シリコン基板
 402…シリコン酸化膜 (第1の絶縁膜)
 403…Al合金配線
 404…配線間の溝
 405…絶縁膜 (第2の絶縁膜)
 406…SiO₂ 膜 (第3の絶縁膜)
 501…シリコン基板
 502…シリコン酸化膜 (第1の絶縁膜)
 503…Al合金配線
 504…配線間の溝
 505…絶縁膜 (第2の絶縁膜)
 506…SiO₂ 膜 (第3の絶縁膜)
 601…真空槽

602…排気口
 603…基板支持台
 604…シリコン基板
 605、615、630、634…配管
 6061～6069…バルブ
 608、616、618、631、633、651、652…バルブ
 6071～6079、617、632…マスフローコントローラ
 609、612…アタッチメント
 610…プラズマ発生用放電電極
 611…サファイヤ管
 619…ステンレス配管
 635、635'…銅管
 636、641…ヒーター
 642…保温材
 653…オゾンナイザー
 654、655…光源
 656…マイクロ波発生用電極
 701…シリコン基板
 702…シリコン酸化膜
 7031～7033…配線 (第1の導電膜)
 704…絶縁膜
 705…配線 (第2の導電膜)
 706…接続孔

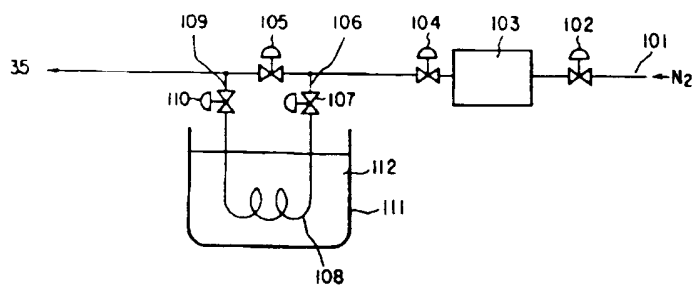
【図1】



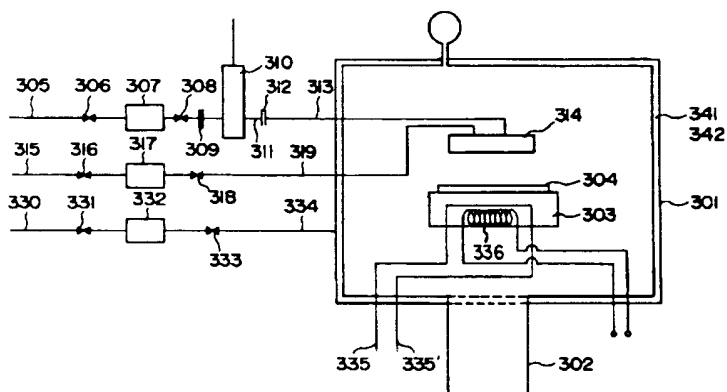
【図3】



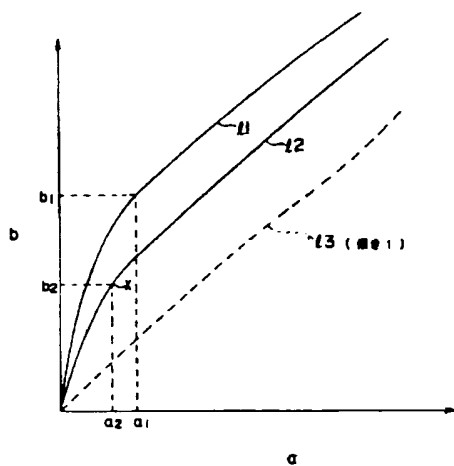
【図2】



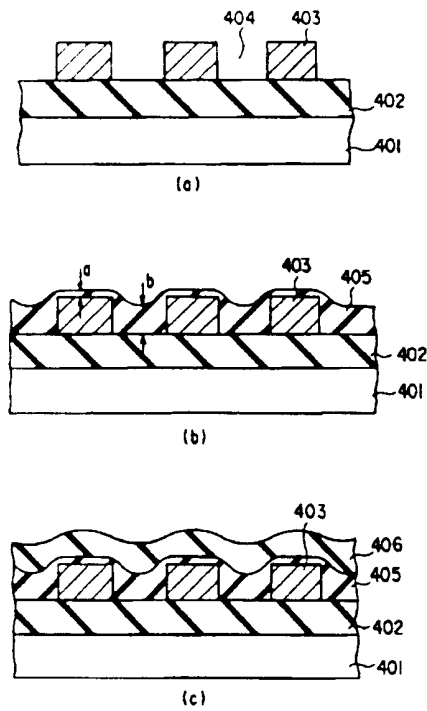
【図4】



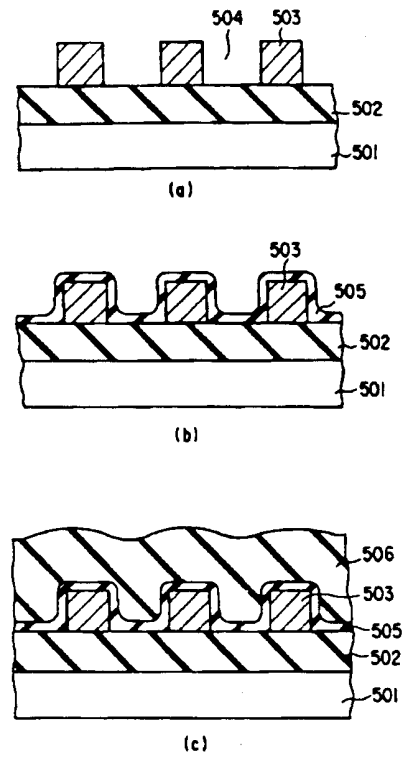
【図6】



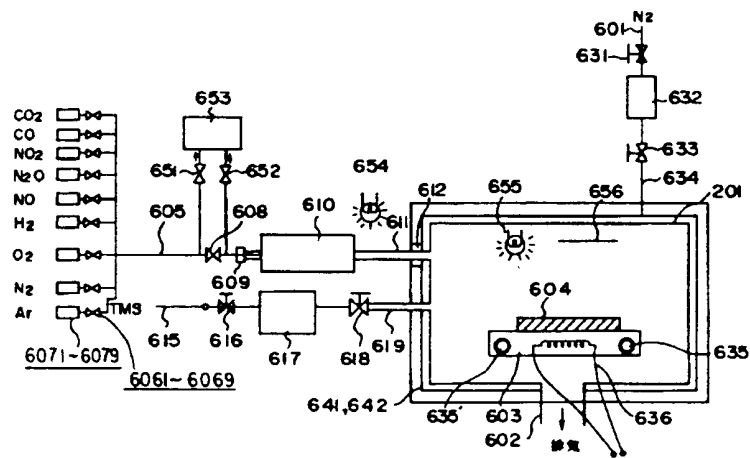
【図 6】



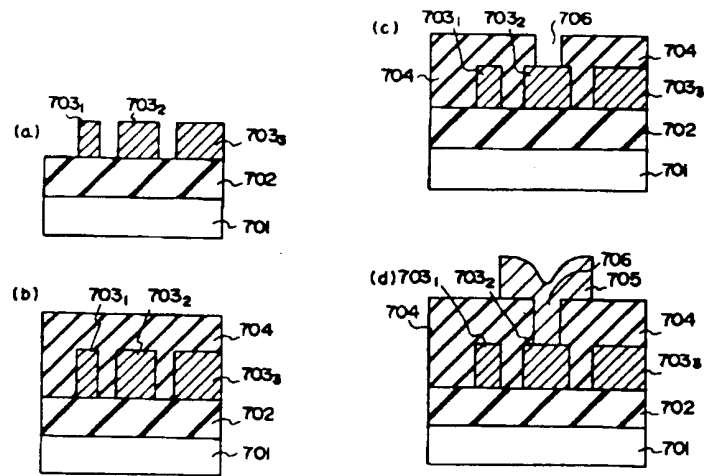
【図 7】



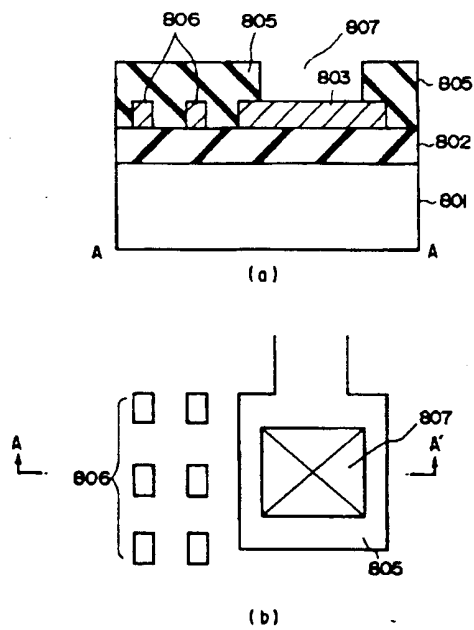
【図 8】



【図9】



【図10】



Japanese Kokai Patent Application No. Hei 9[1997]-237785

Translated from Japanese by the Ralph McElroy Translation Company
910 West Avenue, Austin, Texas 78701 USA

Code: 2037-72849
Ref. No.: AMAT/2592

JAPANESE PATENT OFFICE
PATENT JOURNAL
KOKAI PATENT APPLICATION NO. HEI 9[1997]-237785

Int. Cl. ⁶ :	H 01 L 21/316 21/768 21/31 21/90 21/95
Filing No.:	Hei 8[1996]-68830
Filing Date:	March 25, 1996
Publication Date:	September 9, 1997
Priority	December 28, 1995
Date:	Japan (JP)
Country:	Hei 7[1995]-342894
No.:	
No. of Claims:	8 (Total of 21 pages; OL)
Examination Request:	Not requested

SEMICONDUCTOR DEVICE AND PROCESS FOR ITS MANUFACTURE

Inventors:	Hitoshi Ito Toshiba R&D Center 1 Komukaitoshiba Saiwaiku, Kawasaki Kanagawa
	Akiko Nara Toshiba R&D Center 1 Komukaitoshiba Saiwaiku, Kawasaki Kanagawa

Makoto Nagamina
Toshiba R&D Center
1 Komukaitoshiba
Saiwaiku, Kawasaki
Kanagawa

Applicant:

000003078
Toshiba Corp.
72 Horikawa
Saiwaiku, Kawasaki
Kanagawa

Agent:

Takehiko Suzue,
patent attorney

[There are no amendments to this patent.]

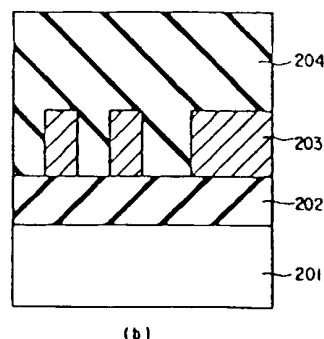
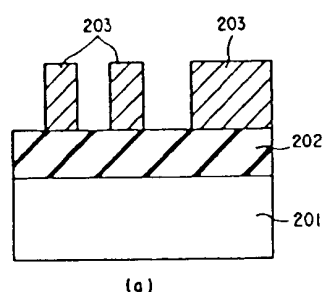
Abstract

Task

To provide an interlayer insulation film with high step coverage, a low dielectric constant and low moisture absorption.

Means to solve

An insulation film from a compound containing silicon, oxygen, carbon and hydrogen and having a viscosity at room temperature of 100-300,000 cP, is used as the interlayer insulation film (203).



Claims

1. Semiconductor device characterized by an insulation film, from a compound of silicon, oxygen, carbon and hydrogen with the carbon content higher than the silicon content, being used as at least one of interlayer insulation film and protective insulation film.

2. Semiconductor device characterized by an insulation film from a compound of silicon, oxygen, carbon and hydrogen having a viscosity at room temperature of 100-300,000 cP being used as at least one of interlayer insulation film and protective insulation film.

3. Semiconductor device according to Claim 1 or 2, characterized by the above insulation film having a specific dielectric constant of 1.8-3.2.

4. Semiconductor device characterized by comprising a semiconductor substrate with an element formation, a first insulation film installed on the semiconductor substrate, plural wiring installed on the first insulation film and connected electrically to the above device via a connecting hole made in the first insulation film, a second insulation film formed on the entire wiring and the first insulation film between wiring and formed from a compound of silicon, oxygen, carbon and hydrogen with the carbon content being larger than the silicon content, and a third insulation film formed on the second insulation film, differing in terms of materials.

5. Method for the manufacture of a semiconductor device characterized by a process for forming a first insulation film on a semiconductor substrate with a formed device, a process for forming plural wiring on the first insulation film with the wiring being electrically connected to the above device via a connecting hole, a process for forming a second insulation layer from a compound of silicon, oxygen, carbon and hydrogen with the carbon content being larger than the silicon content on the first insulation layer between the wiring, a process for forming a third insulation layer on the wiring and on the second insulation film with the third and second insulation films different in terms of material.

6. Semiconductor device characterized by comprising a first electrically conductive film and a second electrically conductive film electrically connected to the first electrically conductive film via a connecting hole formed in an insulation film formed covering the first electrically conductive film, wherein in the insulation film, the region near the interface with the second electrically conductive film excluding the connecting hole region has a viscosity above 10,000 cP and the region other than the region near the interface with the second electrically conductive film has a viscosity below 10,000 cP.

7. Method for the manufacture of a semiconductor device characterized by involving a process for forming an insulation film with a viscosity below 10,000 cP covering a first electrically conductive film and a process for forming a second electrically conductive film on the insulation film with electric connection to the first electrically conductive film and carrying out a viscosity increase treatment to increase the viscosity of the region near the surface of the insulation film to above 10,000 cP.

8. Method for the manufacture of a semiconductor device characterized by involving a process for forming a first insulation film of viscosity below 10,000 cP to cover a first electrically conductive film, a process for forming a second insulation film of viscosity above 10,000 cP on the first insulation film, and a process for forming a second electrically conductive film on the second insulation film with electrical connection to the first electrically conductive film.

Detailed explanation of the invention

[0001]

Technical field of the invention

The present invention concerns incorporating characteristics in insulation films such as interlayer insulation films, protective insulation films (passivation films), etc., and also concerns methods for making same.

[0002]

Prior art

Recently, for key parts of computers and communications devices, large-scale integrated circuits (LSI) with a large number of transistors, resistors, etc., integrated to form electric circuits on a single chip are widely used. Thus the performance of overall devices is largely connected to the performance of a single LSI unit.

[0003]

The performance of an LSI unit can be increased by raising the degree of integration through miniaturization of each element. However, there are various problems in manufacturing processes for miniaturization.

[0004]

For example, in the case of Al alloy wiring, there has been a clear advance in the narrowing of the width of the wiring and space between the wiring. In regard to the thickness of the wiring, however, only a moderate advance has been achieved in making the wiring thinner. If a silicon dioxide film is formed to cover Al alloy wiring, the grooves between the wiring may not be filled completely by the silicon dioxide film so voids are formed in the insulation film. These voids may hold residual H_2O , etc., in the insulation film, which in turn causes corrosion of the aluminum alloy conductor by gradual seeping [to the aluminum].

[0005]

Conventional silicon dioxide films likewise have the problem that, because of the inherent tension of the film or large thermal tension in the film, the phenomenon of Al alloy wiring breakage (from thermal migration) is induced.

[0006]

A process for coating spin-on-glass (SOG) and the thermal hardening thereof is known as a process for filling fine grooves while avoiding the formation of voids.

[0007]

In this process, the SOG must have low viscosity, in order for fine grooves to be filled sufficiently with the SOG. However, the use of SOG with low viscosity has problems that large shrinkage in volume occurs when it is hardened thermally, whereby cracks are generated in the SOG, and that it is difficult to remove water from it adequately. The problem of corrosion of Al alloy conductors in the subsequent steps remains unsolved in this process.

[0008]

On the other hand, in order to obtain a semiconductor device of the next generation with a higher operating speed, the interlayer insulation film for separating the Al alloy wiring from itself must have a lower dielectric constant than it now has. In order to meet this requirement, the use of a silicon dioxide film to which fluorine has been added (fluorine-containing silicon dioxide film) appears promising.

[0009]

However, when the fluorine concentration is increased to lower the dielectric constant, moisture absorption increases. Thus water is released from the F containing silicon dioxide film during processing, resulting in worsening performance of the interlayer insulation film and problems of corrosion of Al alloy wiring.

[0010]

Problems to be solved by the invention

As described above, when a silicon dioxide film is used as an interlayer insulation film, the shape to be filled is not favorable and filling the gaps (grooves) in the horizontal direction between fine wiring cannot be done without void formation. As a result, water remains between wiring, causing problems of wiring corrosion.

[0011]

Here, a method for coating and thermal hardening of low-viscosity SOG in fine grooves between wiring is proposed. However, the use of SOG with low viscosity has problems that large shrinkage in volume occurs when it is hardened thermally, whereby cracks are generated in the SOG, and that it is difficult to remove water from it adequately. The problem of corrosion of wiring in the subsequent steps remains unsolved in this process.

[0012]

On the other hand, as interlayer insulation films with low dielectric constant needed in the manufacture of next-generation high-speed semiconductor devices, F containing silicon dioxide films look promising. However, when the fluorine concentration is increased in order to lower the dielectric constant, moisture absorption increases. Thus, water is released from the F containing silicon dioxide film during processing, resulting in decreased performance as an interlayer insulation film and problems of corrosion of wiring.

[0013]

Under such circumstances, it is an object of the present invention to provide a semiconductor device having an insulation film that is effective in filling fine regions and also to provide a method for making same.

[0014]

Especially, the present invention (Claims 1-3) is to provide a semiconductor device having an insulation film that is effective at least for one of the interlayer insulation film and

protective insulation film and with a low dielectric constant and low moisture absorption and having a better filling shape than before.

[0015]

Especially, the present invention (Claims 4 and 5) is to provide a semiconductor device having an insulation film that is effective for an interlayer insulation film with a low dielectric constant and low thermal stress and having a better filling shape than before and also to provide a method for making same.

[0016]

Especially, the present invention (Claims 6-8) is to provide a semiconductor device having an insulation film that is effective for an interlayer insulation film having better filling shape (high step coverage) and imparting no effects to subsequent processes (e.g., process for forming connecting holes, process for forming wiring).

[0017]

Constitution of the invention

[0018]

Means to solve the problems

Outline

For achieving the above objectives, the semiconductor device of the present invention is characterized by an insulation film from a compound of silicon, oxygen, carbon and hydrogen with the carbon content higher than the silicon content being used as at least one of interlayer insulation film and protective insulation film.

[0019]

Also, another semiconductor device of the present invention (Claim 2) is characterized by an insulation film from a compound of silicon, oxygen, carbon and hydrogen and having a viscosity at room temperature of 100-300,000 cP being used as at least one of interlayer insulation film and protective insulation film.

[0020]

Here, room temperature means a temperature in the range of 15-30°C.

[0021]

Also, another semiconductor device of the present invention is characterized by the fact that, in the above semiconductor device (Claim 1, Claim 2), the insulation film has specific dielectric constant of 1.8-3.2 (preferably below 2.5). The preferred embodiments of the present invention (Claims 1-3) are given below:

[0022]

(1) The above insulation film has a structure of $-\{Si(R1)_2-O-Si(R1)_2-O-\}_n-$ as the main chain, with R1 being C_nH_{2n+1} (n is a positive integer);

[0023]

(2) The above insulation film has a structure of $-\{Si(R1)_2-O-Si(R1)_2-O-\}_n-$ as the main chain, with R1 being $-O-C_nH_{2n+1}$ (n is a positive integer);

[0024]

(3) The above insulation film has a structure of $-\{Si(R1R2)-O-Si(R1R2-O)-\}_n-$ as the main chain, with R1 being C_nH_{2n+1} (n is a positive integer) and R2 being C_mH_{2m+1} (m is a positive integer) and n differs from m;

[0025]

(4) The above insulation film has a structure of $-\{Si(R1R2)-O-Si(R1R2-O)-\}_n-$ as the main chain, with R1 being $-O-C_nH_{2n+1}$ (n is a positive integer) and R2 being $-O-C_mH_{2m+1}$ (m is a positive integer) and n differs from m;

[0026]

(5) The above insulation film has a structure of $-\{Si(R1R2)-O-Si(R1R2-O)-\}_n-$ as the main chain, with R1 being $-O-C_nH_{2n+1}$ (n is a positive integer) or $-C_nH_{2n+1}$ (n is a positive integer) and R2 being $-O-C_mH_{2m+1}$ (m is a positive integer) or $-C_mH_{2m+1}$ (m is a positive integer), n and m being different from each other, and at least one of R1 and R2 being bonded via -O- to a similar R1 and R2 belonging to another main chain;

[0027]

(6) When the above insulation film is formed over a wide area, a pillar from an insulation material different from the above insulation film or a metal material generating a resisting force against flow or deformation of the above insulation film is installed in the above insulation film, so that deformation does occur even when stress is exerted on the above insulation film.

[0028]

(7) With the viscosity of the region near the surface of the above insulation film made higher than other regions, a deformation does not occur even when stress is exerted on the above insulation film.

[0029]

(8) In the above insulation film, no reaction occurs inside the film at a temperature below 650°C, and no water is released.

[0030]

(9) The above insulation film is formed by a CVD method.

[0031]

(10) In the above CVD method, the substrate temperature is set above the melting point but below boiling point of the raw material gas or reaction intermediate formed by reaction of the raw material gas in the vapor phase.

[0032]

Another semiconductor device (Claim 4) of the present invention concerns a semiconductor device characterized by comprising a semiconductor substrate with an element formation, a first insulation film installed on the semiconductor substrate, plural wiring installed on the first insulation film and connected electrically to the above device via a connecting hole made in the first insulation film, a second insulation film formed on all the wiring and on the first insulation film between the wiring and formed from a compound of silicon, oxygen, carbon and hydrogen with the carbon content being larger than the silicon content, and a third insulation film formed on the second insulation film, differing in terms of material.

[0033]

A method for the manufacture of yet another semiconductor device (Claim 5) is characterized by a process for forming a first insulation film on a semiconductor substrate with a formed device, a process for forming plural wiring on the first insulation with the wiring being electrically connected to the above device via a connecting hole, a process for forming a second insulation layer from a compound of silicon, oxygen, carbon and hydrogen with the carbon content being larger than the silicon content on the first insulation layer between the wiring, a

process for forming a third insulation layer on the wiring and on the second insulation film with the third and second insulation films different in terms of material.

[0034]

In the present invention (Claim 4, Claim 5), the above second insulation film is formed using an organic silane and excited-state oxygen as the film-forming material by a CVD method, setting the substrate temperature above -70°C but below 50°C .

[0035]

In the present invention (Claim 4, Claim 5), different materials means both the case in which the elements used in the materials are the same but element compositions are different and the case in which the elements used for the materials are different.

[0036]

In the present invention (Claim 4, Claim 5), the thickness of the third insulation film on top of the second insulation film should be less than that of the third insulation film on the first insulation film between the wiring.

[0037]

The first and third insulation films are preferably silicon dioxide films.

[0038]

Another semiconductor device (Claim 6) of the present invention concerns a semiconductor device, characterized by comprising a first electrically conductive film and a second electrically conductive film electrically connected to the first electrically conductive film via a connecting hole formed in an insulation film formed covering the first electrically conductive film, wherein in the insulation film, the region near the interface with the second electrically conductive film excluding the connecting hole area has a viscosity above 10,000 cP and the region other than the region near the interface with the second electrically conductive film has a viscosity below 10,000 cP.

[0039]

Another method for the manufacture of a semiconductor device (Claim 7) is characterized by involving a process for forming an insulation film with a viscosity below 10,000 cP covering the first electrically conductive film and a process for forming a second electrically conductive film on the insulation film with electric connection to the first electrically

conductive film and carrying out a viscosity increase treatment to increase the viscosity of the region near the surface of the insulation film to above 10,000 cP.

[0040]

Another method for the manufacture of a semiconductor device (Claim 8) is characterized by involving a process for forming a first insulation film of viscosity below 10,000 cP to cover a first electrically conductive film, a process for forming a second insulation film of viscosity above 10,000 cP on the first insulation film, and a process for forming a second electrically conductive film on the second insulation film with electrical connection to the first electrically conductive film.

[0041]

Preferred embodiments of the present invention (Claims 6-8) are given below.

[0042]

(1) In the present invention (Claim 6), the viscosity of the region near the interface with the second insulation film in the side wall of the connecting hole of the insulation film is also raised above 10,000 cP.

[0043]

(2) In the present invention (Claim 7), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for exposing the above insulation film to the plasma of a gas containing at least a molecule having an oxygen atom.

[0044]

(3) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for exposing the above insulation film to the plasma of a gas containing an oxygen radical, ozone, and hydrogen radical.

[0045]

(4) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for irradiation of IR rays of wavelength 2.6-3.5 μm on the above insulation film.

[0046]

(5) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for irradiation of UV rays of wavelength 142-308 nm on the above insulation film.

[0047]

(6) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for exposing the above insulation film to a gas containing an oxygen atom, an inert gas, or microwaves in vacuo.

[0048]

(7) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for heating the above insulation film-installed substrate at a rate above 10°C/sec and maintaining it at a temperature of 450°C or less.

(8) In the present invention (Claim 7, Claim 8), a process for raising the viscosity of the region near the surface of the insulation film above 10,000 cP involves a process for heating the above insulation film-installed substrate at a rate above 10°C/sec to a temperature above 450°C but below 700°C.

[0049]

(9) In a manufacturing apparatus for a semiconductor device having a first electrically conductive film, an insulation film formed covering the first electrically conductive film, a second electrically conductive film formed on the insulation film and electrically connected to the first electrically conductive film through a connecting hole in the insulation film, a process for forming an insulation film of viscosity below 10,000 cP covering the first electrically conductive film and a process for raising the viscosity of the region near the surface of this insulation film to above 10,000 cP are carried out continuously without breaking a vacuum.

[0050]

(10) In the manufacturing apparatus of (9), the process carried out continuously without breaking the vacuum is carried out in the same vacuum chamber.

[0051]

(11) In (1) of the present invention (Claim 6), the insulation film is formed by a CVD method.

[0052]

(12) In (2)-(8) of the present invention (Claims 7-8), a CVD method is used for forming the insulation film.

[0053]

(13) In (9) and (10), the insulation film is formed by a CVD method.

[0054]

(14) In (1) of the present invention (Claim 6), the region near the interface with the second electrically conductive film in the side wall of the connecting hole of the insulation film should satisfy $d_{\max} \leq 0.1t_{\max}$, wherein t_{\max} is the maximum thickness of the insulation film and d_{\max} is the maximum distance from the interface with the second electrically conductive film of the region near the above interface.

[0055]

(15) In (1) of the present invention (Claim 6), the region near the interface with the second electrically conductive film in the side wall of the connecting hole of the insulation film should satisfy $10 \text{ nm} \leq d_{\max} \leq 100 \text{ nm}$, wherein d_{\max} is the maximum distance from the interface with the second electrically conductive film of the region near the above interface.

[0056]

(16) In (1), the region near the interface with the second electrically conductive film in the side wall of the connecting hole of the insulation film should satisfy $d_{\max} \leq 0.1t_{\max}$, wherein t_{\max} is the maximum thickness of the insulation film and d_{\max} is the maximum distance from the side wall of the connecting hole of the insulation film.

(17) In (1), the region near the interface with the second electrically conductive film in the side wall of the connecting hole of the insulation film should satisfy $10 \text{ nm} \leq d_{\max} \leq 100 \text{ nm}$, wherein d_{\max} is the maximum distance from the side wall of the connecting hole of the insulation film.

[0057]

(18) In (2)-(8), (9) and (10) of the present invention (Claim 7), the region near the surface of the insulation film should satisfy $d_{\max} \leq 0.1t_{\max}$, wherein t_{\max} is the maximum thickness of the insulation film and d_{\max} is the maximum distance from the [film] surface of the region near the above surface.

[0058]

(19) In (2)-(8), (9) and (10) of the present invention (Claim 7), the region near the surface of the insulation film should satisfy $10 \text{ nm} \leq d_{\max} \leq 100 \text{ nm}$, wherein d_{\max} is the maximum distance from the [film] surface of the region near the surface.

[0059]

(20) In a manufacturing apparatus for a semiconductor device having a first electrically conductive film, an insulation film formed covering the first electrically conductive film, and a second electrically conductive film formed on the insulation film and electrically connected to the first electrically conductive film through a connecting hole in the insulation film, a process for forming a first insulation film of viscosity below 10,000 cP covering the first electrically conductive film and a process for forming a second insulation film of viscosity above 10,000 cP on the first insulation film are carried out continuously without breaking a vacuum.

[0060]

(21) In (20), the process carried out continuously without breaking the vacuum is carried out in the same vacuum chamber.

[0061]

(22) In the present invention (Claim 7), the above viscosity increase treatment is carried out before and/or after the process for forming the connecting hole in the above insulation film for electrically connecting the first electrically conductive film and the second electrically conductive film. A viscosity increase treatment before the connecting hole formation is preferred for the formation of precisely shaped resist patterns and precisely shaped connecting holes. If it is carried out after the connecting hole formation, the above treatment also occurs on the connecting hole wall, so property degradation from subsequent exposure to plasma sputtering can be prevented.

[0062]

Function

It has been learned that the filling of fine grooves can be improved by having higher carbon content than silicon and by having a room-temperature viscosity (100-300,000 cP) in the insulation film composed of a compound of silicon, oxygen, carbon and hydrogen.

[0063]

For example, it has been learned that grooves with a high aspect ratio exceeding 1 can be filled without formation of voids.

[0064]

It has also been learned that insulation films formed from a compound of silicon, oxygen, carbon and hydrogen with such viscosity have a low dielectric constant and low moisture absorption. For example, the dielectric constant can be lowered to 1.8-3.2, and even when a film is heated to about 650°C, no release of water occurs.

[0065]

Thus, according to the present invention (Claims 1-3) using such insulation films for interlayer insulation films and protective insulation films, the filling shape is improved, and interlayer insulation films and protective insulation films with a low dielectric constant and low moisture absorption can be realized.

[0066]

With high viscosity, the above insulation films exhibit low thermal stress.

[0067]

Also, according to the present invention (Claims 4-6) using the above insulation film for a second insulation film (interlayer insulation film), the filling shape is improved, and semiconductor devices having a second insulation film (interlayer insulation film) having a low dielectric constant and low thermal stress and method for making same can be realized.

[0068]

When such second insulation film (interlayer insulation film) is formed on wiring such as Al wiring, etc., since a large thermal stress is not exerted on the wiring, stress migration can be prevented effectively.

[0069]

In the present invention (Claims 4-5), a third insulation film from a material different from that of a second insulation film is formed on the second insulation film. Thus, problems from the second insulation film can be prevented by the third insulation film.

[0070]

For example, when the third insulation film is the same as conventional interlayer insulation film, it is not necessary to form the upper layer wiring taking the properties of the second insulation film into account, so the upper layer wiring can be formed by a conventional process.

[0071]

Also, in the present invention (Claims 6-8), instead of lowering the viscosity of the entire insulation film, the viscosity of the region near the upper second electrically conductive film is raised. Thus, the filling shape is improved, yet the effects imparted to subsequent processes (e.g., connecting hole formation process, wiring formation process) are small.

[0072]

More specifically, it is known that insulation films with low viscosity, a low dielectric constant and low moisture absorption (corresponding to the insulation film below 10,000 cP of the present invention) can be formed by a deposition CVD method.

[0073]

When a metal film for wiring is formed on such a low-viscosity insulation film by a sputtering method such as magnetron sputtering, etc., the insulation film surface is severely damaged by the plasma, etc., used for sputtering.

[0074]

Thus, some of the chemical bonds of the molecules constituting the insulation film are cleaved, undulations may be formed at the interface between the insulation film and the wiring (corresponding to the second electrically conductive film of the present invention) formed on the insulation film, leakage current may readily flow between the two wiring (corresponding to the first and second electrically conductive films) separated by the insulation film, and degradation of the insulation properties of the insulation film may occur.

[0075]

However, in the present invention, when the viscosity of the insulation film region at which the upper second electrically conductive film is to be formed is raised, the insulation film surface wear from plasma, etc., can be reduced sufficiently. Thus, degradation of the insulation properties of the insulation film can be prevented effectively.

[0076]

When a connecting hole (through hole) is formed in the insulation film between the upper and lower wiring, the position and shape of the through hole may become unstable from deformation of the insulation film. However, when the viscosity is partially raised as in the present invention, such problems related to the through hole can be prevented.

[0077]

Embodiments of the invention

Next, embodiments of the present invention (hereafter referred to as embodiments) are explained with figures.

[0078]

First embodiment

Figure 1 illustrates a schematic constitution of a semiconductor manufacturing apparatus for the first embodiment of the present invention.

[0079]

The figure shows a vacuum chamber (1), and the vacuum chamber (1) is connected to a vacuum device (not shown) via the exhaust outlet (2). The vacuum reached in the vacuum chamber (1) by the exhaust apparatus exceeds 2×10^{-7} torr.

[0080]

A substrate support table (3) is installed inside the vacuum chamber, and a silicon substrate (4) is supported by the substrate support table (3).

[0081]

To the vacuum chamber (1) are connected pipelines for feeding various gases. Namely, the vacuum chamber (1) is connected to a stainless steel pipeline (5) for feeding oxygen, a stainless steel pipeline (15) for feeding tetramethylsilane $[\text{Si}(\text{CH}_3)_4]$, hereafter referred to as TMS], and a stainless steel pipeline (30) for feeding nitrogen. The oxygen-feeding pipeline

(5 (for simplicity, no oxygen feeding device is shown) is connected to the block valve (6), mass flow controller (7), block valve (8) and Al_2O_3 pipe (11) via the attachment (9).

[0082]

This Al_2O_3 pipe (11) is connected to the vacuum chamber (1) via the attachment (12). A microwave discharge cavity (10) is installed in the middle of the Al_2O_3 pipe (11). The microwave power source and microwave feeding system are not shown.

[0083]

The TMS-feed pipeline (15) (for simplicity, the TMS feeding device is not shown) is connected to the vacuum chamber (1) via the block valve (16), mass flow controller (17), block valve (18), and stainless steel pipe (19).

[0084]

The nitrogen gas (for simplicity, nitrogen gas feeding device is not shown) flowing through the pipeline (30) restores the vacuum chamber (1) to ambient pressure for loading and unloading the silicon substrate (4) and also controls the pressure inside the vacuum chamber (1) for shortening the warming time of the cooled silicon substrate (4) to room temperature.

[0085]

The nitrogen gas may be allowed to flow for control of pressure during deposition of the silicon dioxide film on the silicon substrate (4).

[0086]

The pipeline (30) is connected to the vacuum chamber (1) via the block valve (31), mass flow controller (32), block valve (33), and stainless steel pipeline (34).

[0087]

Inside the substrate support table (3) are embedded copper pipes (35, 35') [copper pipe (35) is at the gas feeding side, while copper pipe (35') is at the gas outlet side) for cooling and temperature retention of the substrate support table (3), and the copper pipes (35, 35') are connected to cold nitrogen and nitrogen gas at room temperature as shown in Figure 2.

[0088]

The feeding device of Figure 2 is explained briefly. The figure shows a pipeline (101) for nitrogen flow, and this pipeline (101) is connected to a nitrogen feeding device which is not

shown. The pipeline (101) is connected to the pipeline (35) for cooling and temperature retention of the substrate support table shown in Figure 1, via the block valve (102), mass flow controller (103), block valves (104, 105).

[0089]

The pipes (106, 109) with the block valve (105) between them are branched. The branched pipe (106) is connected to the spiral tube (108) via the block valve (107), and the spiral tube (108) is connected to the pipeline (109) via the block valve (110). The pipeline (109) is connected to the pipeline (35) shown in Figure 1.

[0090]

Also, the spiral tube (108) is immersed in liquid nitrogen (112) in the liquid nitrogen reservoir (111). The nitrogen gas flowing through the spiral tube (108) is usually cooled to the liquid nitrogen temperature.

[0091]

When cooling of the silicon substrate (4) is needed, nitrogen gas is passed through the spiral tube (108). When restoring cold silicon substrate (4) after completion of silicon dioxide film formation to room temperature is needed, the valve (105) is opened, and nitrogen gas at room temperature is fed to the pipeline (35).

[0092]

By flowing nitrogen gas controlled by the mass flow controller and cooled by the liquid nitrogen through the copper pipes (35, 35'), the substrate support table (3) and silicon (4) are cooled to a desired temperature.

[0093]

In Figure 1, a sheathed heater (36) is installed in the substrate support table (3) as a heat source for heating, and by this sheathed heater (36), the silicon substrate (4) can be heated to a desired temperature. The power source for the sheathed heater (36) is not shown. The vacuum chamber (1) wall has a double wall structure fitted with a heat source (41) for heating the wall with a thermal insulator (42). In the present embodiment, the vacuum chamber (201) [sic; 301] has a wall temperature of 80°C. The power source for the heat source (41) is not shown.

[0094]

Next, a method for forming an interlayer insulation film using such semiconductor manufacturing apparatus is explained.

[0095]

In a vacuum chamber (1) under ambient pressure, a silicon substrate (4) having a desired formed element is mounted on the substrate support table (3). In this case, a preliminary vacuum chamber may be installed, and the silicon substrate (4) may be transported to the vacuum chamber (1) automatically by using a robot arm.

[0096]

Next, through the gas exhaust outlet (2), the vacuum chamber (1) interior is decompressed to a vacuum of 1×10^{-7} torr.

[0097]

Next, the silicon substrate (4) is cooled by allowing nitrogen gas to flow between copper pipe (35) and the copper pipe (35'). The substrate support table is set at a temperature of usually -100 to -25°C. By doing this, the temperature of silicon substrate (4) (substrate temperature) reaches -80~-25°C.

[0098]

After confirming that the substrate temperature has stabilized to the desired temperature, the TMS mass flow controller (17) is set at 1-100 cm³/min, and the block valves (16, 18) are opened to let the TMS into the vacuum chamber (1).

[0099]

Next, the oxygen mass flow controller (10) is set at 1-1000 cm³/min, and the block valves (16, 18) [sic; 6, 8] are opened to let the oxygen gas into the vacuum chamber (1). At this time, the vacuum chamber (201) inner pressure can be set at 10 m torr-500 torr by changing the flow of the exhaust outlet (2), namely, by the TMS partial pressure of 2-200 torr and oxygen partial pressure of 2-400 torr.

[0100]

After stabilization of the oxygen flow, about 100-5 kW [sic] of microwave power is applied, causing microwave discharge of oxygen. The time at which the microwave discharge occurs is taken as the film formation initiation time, and at varying film formation times,

interlayer insulation films are deposited from a compound of silicon, oxygen, carbon and hydrogen on the silicon substrate (4).

[0101]

The termination of the deposition is carried out as shown below.

[0102]

First, the microwave power is cut off to stop the microwave discharge, and this stopping time is taken as the deposition termination time.

[0103]

Next, the block valves (28, 18) [sic; 16, 18] are closed to stop the feeding of TMS, and then the block valve (8) is closed to stop the feeding of oxygen.

[0104]

The nitrogen gas feeding for cooling between the pipeline (35) and the pipeline (35') is stopped as shown above, and at the same time nitrogen gas at room temperature is allowed to flow.

[0105]

At this time, the nitrogen mass flow controller (32) is set at 1-10 L/min and the block valves (31, 33) are opened to let nitrogen gas into the vacuum chamber (1) from the pipeline (34), allowing the vacuum chamber (1) interior to nearly reach ambient pressure, and the silicon substrate (4) is allowed to cool to room temperature.

[0106]

Finally, the vacuum chamber (1) interior is returned to ambient pressure, and the silicon substrate (4) is taken out. If needed, another silicon substrate is supported on the substrate support table (3). With this, one cycle of an interlayer insulation film formation process is over.

[0107]

In the present embodiment, the interlayer insulation film is formed from a compound of silicon, oxygen, carbon and hydrogen with the carbon content being larger than the silicon content.

[0108]

It has been learned that an interlayer insulation film from a compound of silicon, oxygen, carbon and hydrogen, with the carbon content being larger than the silicon content, exhibits viscosity at room temperature and gives improved step coverage properties.

[0109]

It has also been learned that such a viscous insulation film from a compound of silicon, oxygen, carbon and hydrogen has a reduced dielectric constant and [reduced] moisture absorption.

[0110]

Thus, according to the present embodiment, an interlayer insulation film and a protective insulation film having good step coverage properties and a low dielectric constant and low moisture absorption can be realized.

[0111]

Second embodiment

Figure 3 is a process cross section view illustrating a method for the manufacture of a semiconductor device of the second embodiment of the present invention. This is an example of application of the present invention for an interlayer insulation film.

[0112]

Figure 3(a) illustrates the process cross section before forming an interlayer insulation film. Namely, Figure 3(a) illustrates a process for forming a silicon dioxide film (202) on a silicon substrate (201) with a formed element, opening a connecting hole selectively in the region for electric conduction in the silicon dioxide film (202), and depositing an Al-1%Si-0.5%Cu film (hereafter referred to as Al alloy film) for the wiring (203) in a desired wiring pattern of the Al alloy film.

[0113]

Thereafter, the silicon substrate (201) is mounted on the substrate support table (3) inside the vacuum chamber (1) of the semiconductor manufacturing apparatus used in the first embodiment, and following the processes shown in the first embodiment, the interlayer insulation film (204) is formed as shown in Figure 3(b) above the entire substrate surface.

[0114]

More specifically, e.g., the interlayer insulation film (204) is formed under the conditions of a TMS flow of 20 cm³/min, oxygen flow of 200 cm³/min, deposition pressure of 0.2 torr, microwave power of 200 W, substrate temperature of -30°C, and deposition time of 2 min. Under such film forming conditions, the deposition rate of the interlayer insulation film (204) is about 0.5 μm/min.

[0115]

Observation of the sample under a scanning electron microscope (SEM) shows that, as shown in Figure 3(b), the interlayer insulation film (204) is deposited completely from the bottom of the trench grooves between wiring (203) like a deep cup filled by a liquid, and no cobwebs (voids) are observed between the wiring (203).

[0116]

An insulation film was formed according to the above method on a silicon substrate with flat surface and analyzed by a transmission method using a Fourier transform IR spectrometer.

[0117]

As a result, the peaks observed were an Si-O-Si oscillation peak and an Si-CH₃ absorption peak. The ratio of the Si-CH₃ peak to the Si-O-Si peak was 10-50%.

[0118]

Because of problems in detection sensitivity, for now, the content cannot be obtained directly. However, dissolution of the entire insulation film by a chemical wet process and evaluation by atomic absorption, etc., gives a C to Si composition ratio of about 1:1 to 30:1, indicating higher C content in all cases.

[0119]

In all cases, if the vacuum reached in the vacuum chamber (1) is insufficient, an H₂O peak is observed. Thus, the degree of vacuum reached in the vacuum chamber (1) should be as high as possible.

[0120]

The interlayer insulation film (204) is more appropriately [called] a highly viscous insulation oil rather than an insulation film and has a viscosity of 100-30,000 cP and a dielectric constant of about 1.8-3.2.

[0121]

Water absorption evaluation shows that the interlayer insulation film (204) shows no water absorption at all when allowed to stand in the atmosphere for 2 days.

[0122]

The thermal stability of the interlayer insulation film (204) can be investigated by evaluation of released gas by a mass analyzer under heating to 650°C in vacuo. Little H₂O is detected at 300°C, and thereafter, at 300-650°C, peaks related to H are detected, but no H₂O peak is detected.

[0123]

A sample (A) obtained by forming a 0.5 μm silicon dioxide film on a silicon substrate, forming an Al alloy film in a thickness of 0.9 μm by normal magnetron sputtering, forming Al wiring by a normal light exposure method and reactive ion sputtering, and forming a 2 μm-thick insulation film on the entire substrate surface according to the method of the present embodiment and another sample (B) obtained by forming a 2 μm-thick silicon dioxide film on an entire substrate surface by a normal plasma CVD method were subjected to an electric reliability test that showed an overwhelmingly higher reliability for sample A.

[0124]

The interlayer insulation film (204) of the present embodiment is viscous and thus is soft compared with conventional silicon dioxide films. The higher electric reliability of the silicon dioxide film (204) compared with conventional insulation films may be ascribed to the fact that the soft silicon dioxide film (204) is free from the stresses of conventional silicon dioxide films, so there are no thermal stress-induced problems.

[0125]

Third embodiment

Figure 4 is a schematic diagram illustrating the approximate constitution of a semiconductor manufacturing apparatus used in the third embodiment of the present invention.

[0126]

The figure shows a vacuum chamber (301), and this vacuum chamber (301) is evacuated through exhaust opening (202) [sic; 302] to a high vacuum. The vacuum surpasses 2×10^{-7} torr. For simplicity, the vacuum apparatus is not shown.

[0127]

In the vacuum chamber (301) is placed a substrate support table (303) for supporting a substrate, and a silicon substrate (304) is loaded on this substrate support table (303).

[0128]

The vacuum chamber (301) is connected to a number of pipelines for feeding various gases. The vacuum chamber (301) is connected to pipeline (305) for feeding oxygen, pipeline (315) for feeding an organic silane, e.g., TMS, and pipeline (330) for feeding nitrogen. The pipeline (305) is made of stainless steel.

[0129]

The pipeline (305) feeding oxygen (for simplicity, the oxygen feed source is not shown) is connected to the block valve (306), mass flow controller (307), block valve (308), and Al_2O_3 pipe (311) via the fitting (309). The Al_2O_3 pipe (311) is connected to the stainless steel pipeline (313), via the fitting (312) and the stainless pipeline (313) is connected to the vacuum chamber (301).

[0130]

A microwave discharge cavity (310) is installed in the middle of the Al_2O_3 pipe (311) (for simplicity, the microwave power source and microwave feeding system are not shown).

[0131]

The stainless pipeline (313) is connected to the spray head (314) installed facing the substrate support table (303) in the vacuum chamber (301). The oxygen fed through the stainless pipeline (313) is fed through the spray head (314) to a region above the substrate and on the way reacts with TMS and then reaches the substrate. The spray head (314) can be heated or cooled to a desired temperature in the range of -70 - 100°C (for simplicity, the heat source and control device are not shown).

[0132]

The pipeline (315) for feeding TMS (for simplicity, the TMS feed source is not shown) is connected to the vacuum chamber (301) via the block valve (316), mass flow controller (317), block valve (318) and stainless steel pipeline (319).

[0133]

For flow control, instead of the mass flow controller (317), a needle valve may be used.

[0134]

The stainless pipeline (319) is connected to the spray head (314) inside the vacuum chamber (301). Thus, when oxygen and TMS are fed, the two gases are mixed in the spray head (314) with partial reaction and the mixed gas reaches the substrate.

[0135]

However, it is not essential to use the spray head (314) in the present invention, and similar results can be obtained when an organic silane and activated oxygen gas are fed separately near the substrate surface and the two are mixed there.

[0136]

The nitrogen gas flowing through the pipeline (330) (for simplicity, the nitrogen gas feed source is not shown) restores the vacuum chamber (301) to ambient pressure for loading and unloading the silicon substrate (304) and also controls the pressure inside the vacuum chamber (301) for shortening the warming time of cooled silicon substrate to room temperature.

[0137]

The pipeline (330) is connected to the vacuum chamber (301) via the block valve (331), mass flow controller (332), block valve (333), and the pipeline (334).

[0138]

Inside the stainless substrate support table (303) are embedded copper pipes (335) [the copper pipe (335) is at the gas feeding side, while the copper pipe (335') is at the gas outlet side) for cooling and temperature retention of the substrate support table, and the copper pipes (335) are connected to cold nitrogen and to nitrogen gas at room temperature.

[0139]

A sheathed heater (336) is installed as the heat source for heating (for simplicity, the power source is not shown) in the substrate support table (303), and the substrate (304) can be heated to a desired temperature by this sheathed heater (336).

[0140]

The vacuum chamber (301) has a double wall structure, fitted with a heat source (341) for heating the wall surface and a thermal insulator (342) (for simplicity, the power source is not shown). In the present embodiment, the vacuum chamber (301) has a wall temperature of 80°C.

[0141]

Next, the method for insulation film formation of the present embodiment is explained based on actual operation.

[0142]

First, ambient pressure is restored to the vacuum chamber (301), and then a substrate (304) is loaded on the substrate support table (303). It is also possible to use a preliminary chamber with a vacuum via a gate valve at a side of the vacuum chamber (301), such that the substrate can be transported automatically using a robot arm.

[0143]

The vacuum chamber (301) interior is evacuated to some degree of vacuum via the exhaust opening (302). The degree of vacuum reached is higher than 1×10^{-7} torr.

[0144]

Next, by flowing cold nitrogen gas from the copper pipe (335) to the copper pipe (335'), the substrate (304) is cooled. The temperature of the substrate support table (303) is set at -100-25°C, and the substrate temperature reaches -80-25°C.

[0145]

After confirming that the substrate temperature has stabilized at the desired temperature, the mass flow controller (317) for controlling TMS flow is set at 1-100 cm³/min, and the block valves (316, 318) are opened to let the TMS into the vacuum chamber (301).

[0146]

Next, the oxygen mass flow controller (301) [sic; 307] is set at 1-1000 cm³/min, and the block valves (306, 308) are opened to let the oxygen gas into the vacuum chamber (301).

[0147]

At this time, the vacuum chamber (301) inner pressure can be set at 10 mtorr-500 torr by changing the flow of the exhaust outlet (302), namely, by the TMS partial pressure of 2 mtorr-200 torr and the oxygen partial pressure of 2 mtorr-400 torr.

[0148]

After stabilization of the oxygen flow, about 100 W-5 kW of microwave power is applied, causing microwave discharge of oxygen. The time at which the microwave discharge occurs is taken as the film formation initiation time, and at varying film formation times, insulation films are deposited on the silicon substrate (304).

[0149]

While the case of introducing directly activated oxygen gas into the vacuum chamber (301) is described in this embodiment, usually the resonance of the oxygen gas flow controller and microwave is not immediately stabilized so a bypass flow is maintained until stabilization, then flow begins to the vacuum chamber (301) after good stabilization is achieved in terms of insulation film qualities.

[0150]

Film formation is terminated in the following manner.

[0151]

First, the microwave power is cut off to stop microwave discharge, and this stopping time is taken as the deposition termination time.

[0152]

Next, the block valves (328, 318) are closed to stop the feeding of TMS and then the block valve (308) is closed to stop the feeding of oxygen.

[0153]

Nitrogen gas feeding for cooling between the pipeline (335) and the pipeline (335') is stopped as shown above, and at the same time nitrogen gas at room temperature is allowed to flow.

[0160]

Under such film forming conditions, the deposition rate of the interlayer insulation film (405) in the grooves (404) is about 0.1-0.5 $\mu\text{m}/\text{min}$. Observation of the sample under a scanning electron microscope (SEM) shows that, as shown in Figure 5(b), the interlayer insulation film (405) is deposited completely from the bottom of the grooves (404) between wiring like a deep cup filled by a liquid, and no voids are observed in the insulation film (405) between the wiring (404 [sic; 403]).

[0161]

Next, using the normal tetraethoxysilane (TEOS) and oxygen, an SiO_2 film (406) is deposited at a thickness of about 0.5-1 μm in a parallel plate type plasma CVD apparatus [Figure 5(c)].

[0162]

A connecting hole (through hole) for the Al alloy wiring (403) is opened in the SiO_2 film (406) and then a second-layer Al alloy wiring is formed. Next, by repeating a similar process for the needed wiring, a multilayer structure is formed. Since the insulation film (405) is viscous, it should not be present in substantial thickness on the Al alloy wiring in subsequent processes.

[0163]

The characteristics of this embodiment include, as shown in Figure 5(b), that the thickness a of the insulation film (405) deposited on the Al alloy wiring (403) is different from the thickness b of the insulation film (405) deposited inside the groove (404). Namely, the thickness b of the insulation film (405) deposited inside the groove (404) is greater than the thickness a of the insulation film (405) deposited on the Al alloy wiring (403).

[0164]

Figure 6 shows the relationship between the thickness a and the thickness b. As shown in the figure, during the complete filling of the groove (104) [sic; 404], the thickness b is substantially larger than the thickness a. Therefore, in the figure, when the deposition of the insulation film (405) is stopped at the x position, the groove (405) [sic; 404] interior is almost filled by the insulation film (405), while the insulation film (405) is barely deposited on the Al alloy wiring (403).

[0165]

In Figure 5, although the illustration shows a thin insulation film (405) formed on the Al alloy wiring (403), it may be formed only on the thermally oxidized silicon dioxide film (402) between the wiring and may not be formed on top of the Al alloy wiring (403) at all.

[0166]

Since the insulation film (405) of this embodiment can be thinner than that of the usual silicon dioxide films, by using insulation film (405) only between the wiring, the capacitance between wiring in the lateral direction can be lowered.

[0167]

Due to its viscosity, insulation film (405) is soft compared with silicon dioxide films. This can be either a strong point or a weak point of the insulation film (405). Extended electrical reliability is due to the absence of thermal stress-induced problems, since the soft insulation film (405) does not have thermal stresses which are found in the usual silicon dioxide films.

[0168]

On the other hand, such softness may result in problems in subsequent processes. For example, when an insulation film (405) is formed on the entire surface of the first Al alloy wiring layer, followed by deposition of an Al alloy film for a second Al alloy wiring by a magnetron sputtering method, the insulation film (405) may be wrinkled by the heat during the sputtering, making uniform deposition of the Al alloy film and continuance of subsequent process impossible.

[0169]

But, according to this embodiment, the soft insulation film (405) is present mainly between the Al alloy wiring, and SiO_2 film (406) by a normal plasma CVD method contacts the Al alloy wiring. In practice, the soft insulation film (405) may also be present on the Al alloy wiring, but in the case of this embodiment, such a presence cannot be observed by a scanning electron microscope (SEM). Since the surface of the insulation film (405) consists of a SiO_2 film by a normal plasma CVD method, no particular problems are encountered in subsequent processes.

[0170]

Also, in this embodiment, the combination of TMS and oxygen is illustrated, but similar results can be obtained with organic silanes other than TMS, e.g., tetraethylsilane [$\text{Si}(\text{C}_2\text{H}_5)_4$],

tetramethoxysilane $[\text{Si}(\text{OCH}_3)_4]$, tetraethoxysilane $[\text{Si}(\text{OC}_2\text{H}_5)_4]$, hexamethyldisiloxane $[\text{Si}_2\text{O}(\text{CH}_3)_6]$, tetraisopropoxysilane $[\text{Si}(\text{i-C}_3\text{H}_7)_4]$ [sic], etc. Similar results can also be obtained using xylene, phenyltrimethylsilane, and diphenyltrimethylsilane.

[0171]

Besides O_2 , compounds having at least an oxygen atom as a constitutional element are, e.g., ozone, CO , CO_2 , NO , N_2O , NO_2 , H_2O , H_2O_2 , etc., which give similar effects.

[0172]

Fourth embodiment

Figure 7 is a process cross section diagram illustrating a method for the manufacture of a semiconductor device of the fourth embodiment of the present invention.

[0173]

As shown in Figure 7(a), a $1\text{ }\mu\text{m}$ -thick thermally oxidized silicon dioxide film (502) is formed on a silicon substrate (501), followed by deposition of a $0.9\text{ }\mu\text{m}$ -thick Al alloy film (503) for Al alloy wiring by a usual sputtering method, and then patterning the Al alloy film by normal light exposure and reactive ion etching to obtain Al alloy wiring (503).

[0174]

In the figure, a groove (504) between the wiring is shown. The Al alloy wiring (503) is connected to an element (not shown) formed on the silicon substrate (501) via a connecting hole (not shown) formed in the thermally oxidized silicon dioxide film (502).

[0175]

Using to the method shown in the third embodiment, an insulation film (505) is formed on the silicon substrate (501) as shown in Figure 7(b). The film formation conditions are, but are not limited to, a TMS flow of $20\text{ cm}^3/\text{min}$, oxygen flow of $100\text{ cm}^3/\text{min}$, pressure of 0.2 torr, microwave output of 500 W, and substrate temperature of R.T. (room temperature).

[0176]

Under such conditions for relatively easy formation of oxygen radicals, as shown in Figure 7(b) conformal shape is readily realized. The conditions for easy oxygen radical formation include the region of high oxygen flow at constant TMS flow, high microwave output region, and a high substrate temperature region in the above range (room temperature).

[0177]

As a result of scanning electron microscope (SEM) observation, as shown in the same figure (b), the insulation film (505) thickness is about the same in the bottom of the groove (504) and on the top of the wiring (503).

[0178]

The present embodiment is characterized by the fact that the insulation film (505) is formed also at a certain thickness (0.1-0.5 μm) on the Al alloy wiring (503) but the insulation film (505) is not formed at the same thickness in the bottom of the groove (504) and on the Al alloy wiring. For reducing the capacitance between the wiring in the lateral direction, it is better for the insulation film (505) to fill between the Al alloy wiring as much as possible.

[0179]

Next, after removal from the vacuum chamber, as shown in Figure 7(c), a SiO_2 film (506) of a thickness above 0.5-1.0 μm is formed on the entire surface by a normal plasma CVD method. To improve the filling of groove (504), an insulation film is deposited at a thickness of about 0.2-0.6 μm using a organic silane and O_3 and then the SiO_2 film (506) is formed by the plasma CVD method.

[0180]

Thereafter, by a usual manner, the upper layer Al wiring is formed. Namely, a contact hole for the Al alloy wiring (503) is opened at a desired position. Then a 0.4-1.0 μm -thick Al alloy film is formed for the upper layer Al alloy wiring and this is followed by patterning by the usual light exposure and reactive ion etching to form the upper layer Al alloy wiring.

[0181]

Finally, after formation of a 0.5-1.0 μm -thick SiO_2 film by the plasma CVD method, a pad is formed.

[0182]

Electric reliability tests of the thus-obtained semiconductor devices (samples) show that the fraction defective from stress migration is smaller than for conventional devices by more than a two digit value.

[0183]

This may be ascribed to the fact that since the insulation film (505) in contact with the Al alloy wiring (503) is viscous, even if the subsequently formed SiO_2 film (506) by the plasma CVD method has the usual thermal stresses, thermal stress in the Al alloy wiring (503) has been relieved.

[0184]

The characteristics of this embodiment also include formation of an insulation film (505) of about 0.1-0.5 μm thickness on the Al alloy wiring (503). Namely, the top and sides of the Al alloy wiring (503) are surrounded by the soft insulation film (505) of this embodiment.

[0185]

With this structure, it seems that relief of the thermal stresses of the SiO_2 film (506) formed on the insulation film (505) by a plasma CVD method is possible, so the generation of stress migration is suppressed.

[0186]

The characteristics of this embodiment also include that the interlayer insulation film does not consist entirely of the insulation film (505). With increased voltage, not only stress migration, but also electro-migration is a major factor for reducing the electric reliability of Al alloy wiring.

[0187]

To counter this, a method of installing TiN barrier layers above and below the Al alloy wiring is employed. With this structure, the Al atoms of the Al alloy wiring under application of a large voltage migrate in the voltage application direction.

[0188]

The Al atoms moved downstream are excess atoms in the Al alloy wiring downstream. Since the top and bottom of the Al alloy wiring are covered by hard TiN barrier layers, growth occurs along the weak points of the insulation film next to the Al alloy wiring in the lateral direction (side hillock).

[0189]

With significant growth, this side hillock may contact the neighboring Al alloy wiring, resulting in an electric short circuit.

[0190]

However, when the lateral gap between the Al alloy wiring is entirely filled with the soft insulation film (505), the resistance to side hillocks becomes weak. However, when the soft insulation film (505) is used only in the region in contact with the Al alloy wiring and a conventional SiO₂ film (506) is used in the remainder of the gap between the Al alloy wiring, the side hillock resistance does not deteriorate.

[0191]

Fifth embodiment

Figure 9 is a process cross section diagram illustrating a method for the manufacture of a semiconductor device of the fifth embodiment of the present invention.

[0192]

Figure 9(d) represents the semiconductor device obtained by the manufacturing method of this embodiment. The figure shows a silicon substrate (701) carrying an element. A silicon dioxide film (702) is formed on the silicon substrate (701), and then wiring in desired patterns (703₁, 703₂, 703₃) is formed on silicone dioxide film (702). The wiring (703₁, 703₂, 703₃) is electrically connected to the element (not shown) on the substrate via connecting holes (contact holes) (not shown) formed in the silicon dioxide film (702).

[0193]

This wiring (703₁, 703₂, 703₃) is covered by the insulation film (704) of the present invention. Wiring (705) is formed on the insulation layer (704), and the wiring layer (707) [sic; 705] is connected to the wiring 703₂ via the connecting hole (through hole) (706) formed in the insulation film (704). The wiring (703₁, 703₂, 703₃, 705) is made of, e.g., aluminum-1%silicon-0.5%copper alloy.

[0194]

Figure 8 is a schematic diagram illustrating an approximate constitution of the semiconductor manufacturing apparatus used in this embodiment. This semiconductor manufacturing apparatus is capable of forming the insulation film (704) by the deposition CVD method. The figure contains a vacuum chamber (601), and the vacuum chamber (601) is evacuated through the exhaust opening (602) to a reached degree of vacuum above 2×10^{-7} torr. For simplicity, the evacuation apparatus is not shown.

[0195]

A substrate support table (603) for supporting a substrate is installed inside the vacuum chamber (601), and a silicon substrate (604) is placed on the table.

[0196]

The vacuum chamber (601) is connected to pipelines for feeding various gases. Namely, the vacuum chamber (601) is connected to the pipeline (605) for feeding various process gases and purge gases, such as oxygen, hydrogen, carbon monoxide, nitrogen, etc., the pipeline (615) for TMS flow, and the pipeline (630) for nitrogen gas flow. The pipeline (605) is made of, e.g., stainless steel.

[0197]

The pipeline (605) feeding various gases (for simplicity, the gas feed source not shown) is fitted, from the top, with the valves (606₁-606₉) and mass flow controllers (607₁-607₉).

[0198]

The pipeline (605) is connected to a sapphire tube (611) via valve (608) and the fitting (609), and the sapphire tube (611) is connected to the vacuum chamber (601) via the fitting (612).

[0199]

The pipeline (605) is connected to the ozonizer (653) via the valves (651, 652). When the ozonizer is used, the valve (608) is closed, and the raw material gas is fed to the ozonizer (653) via the valve (651). The ozone-containing gas is fed to the pipeline (605) via the valve (652).

[0200]

The raw material gas fed to the ozonizer (643) [sic; 653] is preferably oxygen gas, oxygen gas mixed with nitrogen gas, or a mixed gas of oxygen gas and carbon dioxide gas.

[0201]

A discharge electrode (610) for plasma generation by microwave discharge is installed in the middle of the sapphire tube (611) (for simplicity, the microwave power source and microwave supply system are not shown).

[0202]

A light source (654) for stimulating the gas passing through the sapphire tube (611) may be installed near the tube. For example, for stimulating the electronic state of the passing gas, the stimulating light is preferably UV light.

[0203]

The pipeline (615) feeding TMS (for simplicity, the TMS feeding source is not shown) is connected to the vacuum chamber (601) via the valve (616), mass flow controller (617), valve (618) and stainless steel pipeline (619). The mass flow controller (617) may be replaced by a needle valve if it is capable of accurate flow control.

[0204]

The nitrogen gas flowing through the pipeline (630) (for simplicity, the nitrogen gas feed source is not shown) restores the vacuum chamber (601) to ambient pressure for loading and unloading the silicon substrate (604) and also controls the pressure inside the vacuum chamber (601) for shortening the warming time of cooled silicon substrate (604) to room temperature. This nitrogen gas may be allowed to flow for pressure control during deposition of the insulation film.

[0205]

The pipeline (630) is connected to the vacuum chamber (601) via the valve (631), mass flow controller (632), valve (633) and pipeline (634).

[0206]

Inside the substrate support table (603) are embedded copper pipes (635, 635') [the copper pipe (635) is at the gas feeding side, while the copper pipe (635') is at the gas outlet side] for cooling and temperature retention of the substrate, and the copper pipe (635) is connected to feeding devices for cold nitrogen and nitrogen gas at room temperature (for simplicity, the nitrogen gas cooling device and feeding device are not shown).

[0207]

A sheathed heater (636) is installed as the heat source for heating (for simplicity, the power source is not shown) in the substrate support table (603), and the substrate (604) can be heated to a desired temperature by this sheathed heater (636).

[0208]

The vacuum chamber (601) has a double wall structure fitted with a heat source (641) for heating the wall surface and a thermal insulator (642) (for simplicity, the power source is not shown) for uniform gas temperature distribution inside the vacuum chamber (601).

[0209]

Inside the vacuum chamber (601) are installed a light source (655) and microwave generation power source (656) to be used in the process for increasing the viscosity near the insulation film surface. An IR source of wavelength 2.6-3.3 μm , UV source of wavelength 142-308 nm, or any light source for increasing the substrate temperature at a high rate is effective for the light source (655). The light source (655) and microwave generation electrode (656) may be used alone or in combination with any number of light sources and microwave generation electrodes.

[0210]

Next, the method for insulation film formation of the present embodiment is explained based on actual operation, using Figures 8 and 9.

[0211]

First, ambient pressure is restored in the vacuum chamber (601) and then a substrate (604) is loaded on the substrate support table (603). It is also possible to use a preliminary chamber with a vacuum via a gate valve at a side of the vacuum chamber (601), such that a substrate can be transported automatically using a robot arm. The substrate (204) has, e.g., wiring (703₁-703₃) as shown in Figure 9(a).

[0212]

The vacuum chamber (201) [sic; 601] interior is evacuated to a degree of vacuum via the exhaust opening (602). The degree of vacuum reached is higher than 1×10^{-7} torr.

[0213]

Next, by flowing cold nitrogen gas from the copper pipe (635) to the copper pipe (235'), [sic; 635'] the substrate (204) is cooled. The temperature of the substrate support table (603) is set at -100-25°C, and the substrate temperature reaches -80-25°C.

[0214]

After confirming that the substrate temperature is stabilized to the desired temperature, the TMS mass flow controller (617) is set at 1-100 cm³/min, and the valves (616, 618) are opened to let the TMS into the vacuum chamber (601).

[0215]

Next, the oxygen (O₂) mass flow controller (607₇) is set at 1-1000 cm³/min, and the valves (606₇, 608) are opened to let the oxygen gas into the vacuum chamber (601).

[0216]

At this time, the vacuum chamber (601) inner pressure can be set at 10 mtorr-500 torr by changing the flow of the exhaust outlet (602), namely, by the TMS partial pressure of 2-200 torr and oxygen partial pressure of 2-400 torr.

[0217]

After stabilization of the oxygen flow, about 100-5000 W of microwave power is applied, causing microwave discharge of oxygen, so that as shown in Figure 9(b), the insulation film (704) from the reaction products from the oxygen plasma and TMS is deposited on the silicon substrate (704) [sic; 701] to cover the wiring 703₁-703₃.

[0218]

Film formation is terminated in the following manner.

[0219]

First, the microwave power is cut off to stop the microwave discharge.

[0220]

Next, the valves (616, 618) are closed to stop the feeding of TMS and then the valves (606₇, 608) are closed to stop the feeding of oxygen.

[0221]

The feeding of nitrogen gas flowing from the copper pipe (635) to the copper pipe (635') for cooling is stopped and nitrogen gas at room temperature is allowed to flow instead.

[0222]

At this time, the nitrogen mass flow controller (632) is set at 1-10 L/min and the valves (631, 633) are opened to let nitrogen gas into the vacuum chamber (601) from the pipeline (634), allowing the vacuum chamber (601) interior to almost reach ambient pressure, and the silicon substrate is allowed to reach room temperature.

[0223]

Finally, the vacuum chamber (601) interior is returned to ambient pressure, and the silicon substrate (604) is taken out. If needed, another silicon substrate is supported on the substrate support table (603). With this, one cycle of interlayer insulation film formation process is finished.

[0224]

For the above insulation film (704) formation, typical process conditions are, e.g., TMS flow of 20 cm³/min, oxygen gas flow of 200 cm³/min, deposition environment pressure of 0.2 torr, microwave discharge output of 200 W, and substrate temperature of -30°C, with a deposition speed for the insulation film (301) [sic; 704] of about 0.5 μm/min.

[0225]

Here, at a discharge time of 40 min, the insulation film (704) is formed in a thickness of 2 μm. This insulation film (301) has a viscosity below 10,000 cP and is soft enough for easy penetration by tweezers.

[0226]

Next, as shown in Figure 9(c), a through hole (706) is opened for the wiring (703₂) in the insulation film (704) and then, e.g., by the method explained below, viscosity only in the region near the surface of the insulation film (704) is increased.

[0227]

First, the substrate (704) is placed in the vacuum chamber (601) of the apparatus shown in Figure 8.

[0228]

Next, e.g., the hydrogen gas flow is set at 150 cm³/min by the mass flow controller (607₆), the valve (606₆) is opened, 200 W high-frequency waves are applied to the discharge electrode (610), hydrogen plasma is introduced into the vacuum chamber (601) via the sapphire

tube (611), and the substrate (704) is heated to, e.g., 300°C by the heater (636). By doing this, the substrate (704) is exposed to a hydrogen plasma environment for, e.g., 10 min. The inner pressure of the vacuum chamber (601) is set at, e.g., 1 torr.

[0229]

Next, for cooling the substrate (704), nitrogen gas is allowed to flow from the copper pipe (635) to the copper pipe (635') while nitrogen gas is introduced into the vacuum chamber (601) from the pipeline (634) similarly as before. After the substrate temperature reaches room temperature, the substrate (704) is taken out of the vacuum chamber (601).

[0230]

The insulation film (704) has its viscosity in the region near the surface increased to above 10,000 cP and is hard enough to resist penetration from a pair of tweezers.

[0231]

Finally, as shown in Figure 9(d), the wiring (703₂) at the bottom of the through hole (706) is cleaned by a suitable means, the metal wiring (705) is formed on the insulation film (704) by a magnetron sputtering method, followed by processing of the metal layer by light exposure and reactive ion etching to form the wiring (705) that is electrically connected to the wiring (703₂).

[0232]

Cross sections of the semiconductor device formed by the method of this embodiment and of a semiconductor device formed by conventional technology without the viscosity increase treatment in the near-surface area of the insulation film (704) are examined by scanning electron microscope (SEM).

[0233]

As a result, as shown in Figure 9(d), for the semiconductor device of this embodiment, the top surface and side wall of the through hole (706) of the insulation film (704) exhibit a good shape. Also, about 0.1 μm from the surface of the insulation film (704) and about 0.05 μm from the side wall of the through hole (706), steep interfaces of viscosity change are observed. The groove between the wiring and the wiring step are filled without voids to the edges with the insulation film (704).

[0234]

On the other hand, in the semiconductor device prepared by conventional technology, while the groove between the wiring and the wiring step are filled without voids to the edges with the insulation film (704), the surface of the insulation film (704) and the side wall of the through hole (706) show fine surface undulations, due to not having had a surface viscosity increase treatment. Also, due to the low viscosity of the insulator itself, changes are observed in the shape of the through hole (706).

[0235]

Electric property tests of the semiconductor device of this embodiment and the semiconductor device of conventional technology shows that the wiring lifetime of the semiconductor device of this embodiment is about 10% longer than the lifetime of the semiconductor device of conventional technology.

[0236]

This difference is due to deterioration in the semiconductor device of conventional technology. For example, the plasma used in the sputtering method such as the magnetron sputtering method, etc., causes undulations on the surface of the insulation film (704); the cleavage of chemical bonds of the constituting molecules of the insulation film (704) causes leakage current; and the deformation of the through hole (706) results in poor wiring contact. It seems that in the case of this embodiment, such problems can be suppressed by the viscosity increase treatment of the region near the surface of the insulation film (704). Such effects of shape improvement of the insulation film on the enhanced reliability of the wiring can be expected to be very significant as semiconductor devices are made smaller.

[0237]

For comparison of the film qualities of insulation films of conventional technology and insulation films formed according to the method of this embodiment, the insulation films are formed on silicon substrates with a flat surface.

[0238]

Namely, insulation films (viscosity below 10,000 cP) are formed by the known CVD deposition method. And insulation films that are formed by a similar CVD deposition method are subjected to the viscosity increase treatment as described above for a long period of time, so that insulation films (viscosity above 10,000 cP) are obtained with the viscosity of a large region of the films being increased.

[0239]

These films are subjected to transmission Fourier-transformation IR spectral analysis, atomic composition ratio analysis by a combination of a wet chemical method, atomic absorption analysis, mass analysis, etc., and water absorption tests. All films have comparable film qualities within the detection precision.

[0240]

The main absorption peaks observed in the IR spectral analysis are an Si-O-Si stretching vibration peak and an Si-CH₃ stretching vibration peak. The peak intensity ratio of the Si-CH₃ peak to the Si-O-Si peak is 10-50% in all insulation films. In all insulation films that are prepared with a low degree of vacuum in the vacuum chamber (201), H₂O absorption peaks are observed. Thus, it is better for the degree of vacuum of the vacuum chamber (201) be made as high as possible. In the wet chemical method, the entire insulation film on the silicon substrate is dissolved, and evaluations are made by atomic absorption, mass spectrometry, etc., showing that the C to Si composition ratio is from 1.1:1 to 20:1, so in all insulation films, the C content is higher.

[0241]

The water absorption test shows that all insulation films exhibit no water absorption allowed to stand in the atmosphere for 2 days. For investigating thermal stability, the samples are heated in a vacuum atmosphere to 650°C, and the released gases are evaluated by mass spectrometry, showing that up to 300°C, some H₂O is detected, but after that, from 300-600°C, while peaks related to C and H are detected, no H₂O peak is detected.

[0242]

From these results, it has been learned that the properties of the overall film do not change very much if insulation films that are formed by the deposition CVD method are subjected to the viscosity increase process for only the region near the surface.

[0243]

Namely, the excellent properties such as a low dielectric constant and low moisture absorption possessed by insulation films that are formed by a conventional deposition CVD method are not diminished if the films have been subjected to the viscosity increase treatment for the region near the surface. Rather, when the viscosity increase treatment is carried out,

intermolecular bonding in the region near the film surface is strengthened, and as a result, a further decreased dielectric constant and moisture absorption of the film can be realized.

[0244]

The high viscosity only in the region near the surface of the insulation film with retention of low viscosity in the interior of the insulation film is extremely preferred for insulation films between wiring (interlayer insulation film). The high viscosity in the region near the film surface contributes to the stabilization of the shape and position of through holes such as through holes, etc., that are opened selectively in insulation films. Also, in the process for forming metal wiring layers by sputtering, such as by magnetron sputtering, after the insulation film formation, damage to the insulation film by the sputtering plasma can be avoided along with leakage current generation between wiring that is separated by the insulation film.

[0245]

On the other hand, the low viscosity of the insulation film interior eliminates concern that the insulation film may impart stress to the wiring below, improves the step coverage and the flatness of the insulation film surface, and prevents wiring breakage by stress migration.

[0246]

As described above, subjecting insulation films that are formed by a deposition CVD method to the viscosity increase treatment only in the region near the surface results in a low dielectric constant, low moisture absorption and also good step covering properties and is a very effective means for obtaining insulation films that are resistant to deformation and damage by plasma, etc.

[0247]

Various modifications are possible for the embodiment, as shown below.

[0248]

For example, the viscosity increase treatment only in the region near the surface of the insulation film (704) may be carried out before removal of the substrate (701), which has been subjected to the deposition of the insulation film (704) by a deposition CVD method, from the chamber. By carrying out this viscosity increase treatment, any changes in the shape and position of the through hole (706) from deformation of the insulation film (704) can be effectively prevented in the process for opening the through hole (706) in the insulation film (704).

[0249]

Also, it is preferred after deposition of the insulation film (704) by a deposition CVD method, that the viscosity increase treatment only in the region near the surface of the insulation film (704) be carried out continuously without breaking the vacuum. The reasons for doing this are that when the insulation film (704) is exposed to the atmosphere immediately after deposition, microparticles and moisture are readily adsorbed on the surface of the film that has low viscosity, and such microparticles, etc., may have adverse effects on the properties of the insulation film (704) and the wiring (706) that is formed subsequently on the insulation film.

[0250]

Also, it is preferred after deposition of the insulation film (704) by a deposition CVD method, that the viscosity increase treatment only in the region near the surface of the insulation film (704) be carried out in the same vacuum chamber to prevent deformation of the insulation film (704) during transport and adsorption of dust inside the manufacturing apparatus.

[0251]

In this embodiment, first TMS and oxygen are reacted in the gas phase and then the deposition action of the reaction products on the substrate to be treated is utilized (deposition CVD). The reaction products are considered to be polymerization reaction products of organic silanes and oxygen radicals. Similar results can be obtained with organic silanes other than TMS, e.g., tetraethylsilane, tetramethoxysilane, tetraethoxysilane, hexamethyldisiloxane, tetraisopropoxysilane, etc. Besides O_2 , the oxygen radical source may be compounds having oxygen atoms, e.g., ozone, CO, CO_2 , NO, N_2O , NO_2 , H_2O , H_2O_2 , etc., which give similar effects.

[0252]

Also, in this embodiment, an oxygen radical atmosphere is used for raising the viscosity in the region near the surface of the insulation film (704) that is formed by the deposition CVD method.

[0253]

By doing this, it seems that reaction of active parts such as side chains, Si- terminal, O-terminals, etc., is induced in the organic silane-oxygen radical polymerization product [e.g., $[-Si(R^1R^2)-O-]_n$: R^1 and R^2 represent side chains] molecules constituting the insulation film (704), and this reaction results in a polymerization crosslinking reaction among the molecules that constitute the insulation film or within the constituting molecules, making the insulation film structure stronger.

[0254]

Also, by intensifying such crosslinking reaction, the lowering of the dielectric constant and moisture absorption of the insulation film, which is required for the insulation films in terms of semiconductor device technology, is accelerated.

[0255]

When such action is carried out, it is possible to use something other than oxygen radicals for raising the viscosity in the region near the surface of the insulation film (704).

[0256]

Also, as a means that can be used for inducing the crosslinking reaction and for raising the viscosity in the region near the surface of the insulation film (704) that is formed by a deposition CVD method, e.g., something that feeds an oxygen-containing active species, similar to the oxygen radical, to the region near the surface of the insulation film (704) may be used. Examples that can be given are ozone and the plasma of a gas atmosphere of molecules that contain oxygen atoms.

[0257]

Here, the molecules having oxygen atoms are, e.g., those comprising elements that are the same as the elements present in the insulation film (704) (e.g., CO, CO₂) or those comprising elements present in the insulation film (704) that are readily released from the insulation film (704) (e.g., NO, N₂O, NO₂, H₂O, H₂O₂).

[0258]

Hydrogen radicals may be used for raising the viscosity in the region near the surface of the insulation film (704). It seems that in the molecules constituting the insulation film (704) [e.g., $[-\text{Si}(\text{R}^1\text{R}^2)-\text{O}]_n$: R^1 and R^2 represent side chains], $\text{R}^1\text{-Si}$ and $\text{R}^2\text{-Si}$ are cleaved from the Si-O network as $\text{R}^1\text{-H}$ and $\text{R}^2\text{-H}$, respectively, and as a result, a reaction is within the Si-O network which makes the chemical bonds in the insulation film stronger.

[0259]

It is also possible that for raising the viscosity in the region near the surface of the insulation film (704), certain functional groups in the insulation film (704) are subjected to vibration stimulation for promotion of the reaction of such groups. To make this happen, light

that stimulates the OH bond that is present in minute amounts in the insulation film (704) and is considered to be a cause for the low viscosity of the film is preferred.

[0260]

The light having the effect of viscosity elevation should have a wavelength corresponding to the absorption wavelength of the OH bond, namely, IR rays of about 2.6-3.3 μm . IR rays of wavelength 3.3-3.5 μm that stimulate CH bonds considered to be present mainly in the side chains R^1 and R^2 also have the effect of raising the viscosity of the insulation film (704).

[0261]

Also, for raising the viscosity in the region near the surface of the insulation film (704), UV irradiation for exciting the electronic state of molecules that constitute the insulation film is effective. Such effect is especially prominent with UV rays of wavelength 142-308 nm. In this case, an excimer lamp is used for the light source, but other light sources can also be used.

[0262]

Also, for raising the viscosity in the region near the surface of the insulation film (704), only the region near the surface of the insulation film (704) may be heated.

[0263]

For example, when a substrate on which the insulation film (704) that has a low viscosity is exposed to microwaves, water molecules, etc., that are present in a minute amount in the region near the surface of the insulation film (704) are heated, so only the region near the surface of the insulation film is heated which promotes the crosslinking reaction among the molecules that constitute the insulation film (704).

[0264]

In this case, it is desirable that the reaction be carried out in an atmosphere that does not interfere with the crosslinking reaction, such as an inert gas atmosphere like nitrogen, argon, etc., or in a vacuum. It is also possible that active species that contain oxygen atoms, which are generated from a gas atmosphere containing molecules having oxygen atoms by microwaves can be utilized for promoting the crosslinking reaction.

[0265]

Also, e.g., a high-speed heating device using IR lamps can be used. In this case, if the heating speed is too low, the crosslinking reaction occurs not only on the surface of the

insulation film (704) but also spreads in the interior, which will result in adding stress to the wiring (703₁-703₃) under the insulation film (704), and is thus not favored.

[0266]

Taking the temperature dependence of specific heat, heat conductivity and the crosslinking reaction of the insulation film (704) into account, a heating rate above 10°C/sec is required, and a final temperature of about 450-700°C is preferred. To avoid thermal deformation of the wiring (703₁-703₃) after this temperature is reached, it is preferred that the substrate temperature be quickly reduced below 450°C and maintained at that temperature.

[0267]

In the various methods for raising the viscosity in the region near the surface of the insulation film (704) described above, depending on the requirements of raw materials, viscosity, extent of viscosity elevation, final viscosity, etc., of the insulation film (704), various process conditions such as treatment temperature, gas pressure, gas flow rate, discharge output, amount of light, light wavelength, treatment time, heating rate, etc., may be varied appropriately. A plurality of treatment methods may be used in combination.

[0268]

Figure 8 illustrates a constitution example of an apparatus that can be used for various insulation film deposition processes and viscosity increase treatments of the region near the surface of the insulation film. However, if needed, only a portion of the apparatus of Figure 8 may be used. For example, an apparatus containing only equipment used in the viscosity increase process for the region near the surface of the insulation film or equipment used in the insulation film deposition process can be used.

[0269]

While a silicon substrate is used in this embodiment, other substrates such as GaAs, ZnSe, SOI, etc., may also be used.

[0270]

While a separate apparatus is used for the process for opening the connecting hole selectively in the insulation film (704), a series of processes such as insulation film deposition, viscosity elevation in the region near the surface of the insulation film (704), connecting hole opening, etc., may be carried out in an apparatus capable of carrying out these processes

continuously without breaking the vacuum. Such series of processes may also be carried out in a single vacuum chamber.

[0271]

In the method applied to the insulation film (704) of low viscosity for raising the viscosity only in the region near the surface or the side wall of the through hole (706) by inducing a crosslinking reaction among constituting molecules in the region near the surface or side wall of the through hole (706), if the viscosity elevation occurs deeply into the insulation film (704) stress may be exerted on the wiring (703₁, 703₃) inside the insulation film (704), and is thus not favored.

[0272]

To avoid possible stress on the wiring (703₁, 703₃) inside the insulation film (704), a relationship of about $d_{\max} \leq 0.1 t_{\max}$ is preferred, wherein t_{\max} is the maximum thickness of the insulation film (704) and d_{\max} is the maximum distance from the side wall or the insulation film (704) surface that the high-viscosity region of the insulation film (704) extends.

[0273]

The d_{\max} that is the maximum extent from the side wall of the through hole (706) or the insulation film (704) surface of the high-viscosity region of the insulation film (704) must exceed the minimum value needed for preventing deformation of the insulation film (704) and damage caused by plasma of the insulation film. Taking the values for saturation of the effects for deformation and damage prevention into account, a range of about $10 \text{ nm} \leq d_{\max} \leq 100 \text{ nm}$ is preferred.

[0274]

As a means for realizing a structure with high viscosity in the region near the surface of the low-viscosity insulation film (704) (first insulation film) described above, a separate high-viscosity insulation film (second insulation film) may be formed instead of raising the viscosity in the region near the surface of the insulation film (704).

[0275]

In this case, the thickness of the second insulation film does not have to be in the above d_{\max} range and can be varied as needed for the design of the semiconductor manufacturing apparatus and for the film properties of the second insulation film. It is preferred that the second insulation film be formed after the formation of the first insulation film, but before opening of

the through hole. Actually, it can be done after opening of the through hole. However, in this case, it is also possible that the second insulation film may be formed at the bottom of the through hole. If the thickness of the second insulation film that is formed at the bottom of the through hole is substantial, a process for reopening of the through hole may be necessary.

[0276]

In the process for forming a second insulation film that has higher viscosity than the first insulation film, e.g., the deposition CVD method described in this embodiment may be used under the process conditions required for raising the viscosity of the insulation film.

[0277]

More specifically, e.g., the flow of oxygen gas is decreased compared with the raw material organic silane or the discharge output for generating oxygen radicals is raised to increase the degree of polymerization of the polymerization reaction products from the organic silane and oxygen radicals.

[0278]

While for the process for forming the second insulation film, tetraethoxysilane (TEOS)-ozone method is used, a process for polymerization of organic materials used for forming polymer films may also be used.

[0279]

It is preferred that the process for forming the second insulation film after the process for forming the first insulation film be done continuously without breaking the vacuum. If the substrate is exposed to the atmosphere immediately after the formation of the first insulation film, microparticles and moisture are easily adsorbed on the surface of the film with low viscosity, and they may have adverse effects on the insulation film properties and wiring formed subsequently on the film.

[0280]

After the formation of the first insulation film, it is preferred that the process for forming the second insulation film be carried out in the same vacuum chamber for prevention of insulation film deformation during transport or adsorption of dust present inside the apparatus.

[0281]

The process for raising the viscosity in the region near the surface of the first insulation film [insulation film (704)] may be carried out after the formation of the first insulation film by a deposition CVD method but before the process for forming the second insulation film.

[0282]

While the case of using a deposition CVD method is explained in this embodiment, methods for forming low-viscosity insulation films other than the deposition CVD method can also be used. Properties such as low dielectric constant, low moisture absorption and low viscosity required for the insulation films are based on requirements such as high-speed response of circuits, low thermal stress, effective step coverage, etc.

[0283]

It is especially necessary that a low-viscosity insulation film be formed on the substrate to counter problems of step coverage, thermal stress and surface flatness. It is an object of the present invention that by forming a structure having high-viscosity only in the region near the surface of such a low-viscosity insulation film, the characteristics of low dielectric constant, low moisture absorption, low viscosity in the insulation film interior, etc., can be maintained, while resistance to film damage and processing precision can be enhanced.

[0284]

However, the present invention is not limited to the embodiments described above. For example, while the present invention is explained for cases related to interlayer insulation films in the above embodiments, the present invention can also be applied to protective insulation films (passivation films).

[0285]

In this case, as shown in Figure 10, when the protective insulation film (805) is present in a large area near the edge of a bonding pad or peripheral circuits, in forming the wiring (803) by patterning of the Al alloy film, dummy pillars (806) of Al alloy film may be formed, and the protective insulation film (805) is formed, e.g., by a method similar to that used for the interlayer insulation film (204).

[0286]

For the dummy pillars (806), a film of insulation material different from the silicon dioxide film (804) described above, e.g., silicon dioxide film by a plasma CVD method or a silicon nitride film may be used.

[0287]

By doing this, problems of deformation of the protective insulation film (805) by pressure exerted on the wiring (803) in the process for bonding, etc., can be prevented. The figure shows silicon substrate (801) and connecting hole (through hole) (807).

[0288]

Similar results may be obtained by hardening the surface of the protective insulation film (805) at a low temperature below 300°C, instead of forming the dummy pillars (806).

[0289]

Effect of the invention

According to the present invention described above, insulation films can be realized which fill fine regions with a precise shape.

Brief description of the figures

Figure 1 is a schematic diagram illustrating the approximate constitution of a semiconductor manufacturing apparatus used in the first embodiment of the present invention.

Figure 2 is a schematic diagram illustrating the approximate constitution of a nitrogen gas feeding apparatus.

Figure 3 is a process cross section diagram illustrating a manufacturing method of a semiconductor device of the second embodiment of the present invention.

Figure 4 is a schematic diagram illustrating the approximate constitution of a semiconductor manufacturing apparatus used in the third embodiment of the present invention.

Figure 5 is a process cross section diagram illustrating a manufacturing method of a semiconductor device of the third embodiment of the present invention.

Figure 6 is a diagram illustrating a basic relationship of thicknesses of an insulation film.

Figure 7 is a process cross section diagram illustrating a manufacturing method of a semiconductor device of the fourth embodiment of the present invention.

Figure 8 is a schematic diagram illustrating the approximate constitution of a semiconductor manufacturing apparatus used in the fifth embodiment of the present invention.

Figure 9 is a process cross section diagram illustrating a manufacturing method of a semiconductor device of the fifth embodiment of the present invention.

Figure 10 is a diagram for explaining a method for preventing deformation of a soft protective insulation film of the present invention.

Explanation of symbols

- 1 ... vacuum chamber
- 2 ... exhaust opening
- 3 ... substrate support table
- 4 ... silicon substrate
- 5, 15, 19, 30, 34 ... pipelines
- 6, 8, 16, 18, 31, 33 ... block valves
- 7, 17, 32 ... mass flow controllers
- 9, 12 ... fittings
- 10 ... cavity
- 11 ... Al_2O_3 tube
- 35, 35' ... copper tubes
- 36 ... sheathed heater
- 41 ... heat source
- 42 ... thermal insulator
- 101 ... pipeline
- 102, 104, 105, 107, 110 ... block valves
- 103 ... mass flow controller
- 106, 109 ... branched pipes
- 108 ... spiral tube
- 111 ... liquid nitrogen reservoir
- 112 ... liquid nitrogen
- 201 ... silicon substrate
- 202 ... silicon dioxide film
- 203 ... wiring
- 204 ... interlayer insulation film
- 301 ... vacuum chamber
- 302 ... exhaust opening
- 303 ... substrate support table
- 304 ... silicon substrate
- 305, 315, 330, 334 ... pipelines

306, 308, 316, 318, 331, 333 ... block valves
307, 317, 332 ... mass flow controllers
309, 312 ... fittings
310 ... cavity
311 ... Al_2O_3 tube
319 ... stainless steel pipeline
335, 335' ... copper pipes
401 ... silicon substrate
402 ... silicon dioxide film (first insulation film)
403 ... Al alloy wiring
404 ... groove between wiring
405 ... insulation film (second insulation film)
406 ... SiO_2 film (third insulation film)
501 ... silicon substrate
502 ... silicon dioxide film (first insulation film)
503 ... Al alloy wiring
504 ... groove between wiring
505 ... insulation film (second insulation film)
506 ... SiO_2 film (third insulation film)
601 ... vacuum chamber
602 ... exhaust opening
603 ... substrate support table
604 ... silicon substrate
605, 615, 630, 634 ... pipelines
606₁-606₉ ... valves
608, 616, 618, 631, 633, 651, 652 ... valves
607₁-607₉, 617, 632 ... mass flow controllers
609, 612 ... attachments
610 ... plasma generation discharge electrode
611 ... sapphire tube
619 ... stainless steel pipeline
635, 635' ... copper pipes
636, 641 ... heaters
642 ... thermal insulator
653 ... ozonizer
654, 655 ... light sources

- 656 ... microwave generation electrode
 701 ... silicon substrate
 702 ... silicon dioxide film
 703₁-703₃ ... wiring (first electrically conductive film)
 704 ... insulation film
 705 ... wiring (second electrically conductive film)
 706 ... connecting hole

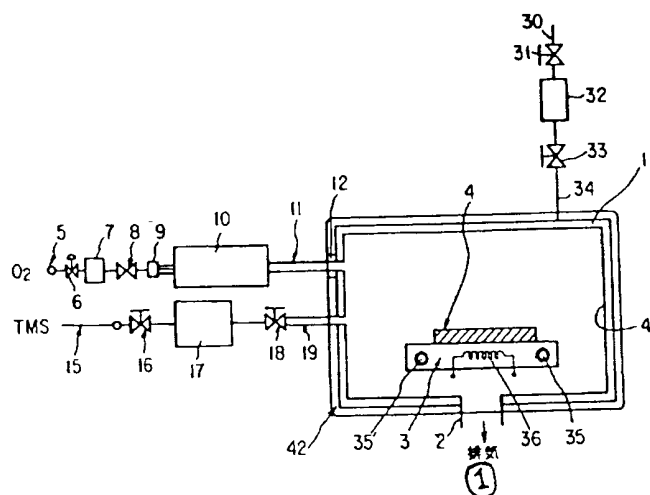


Figure 1

Key: 1 exhaust

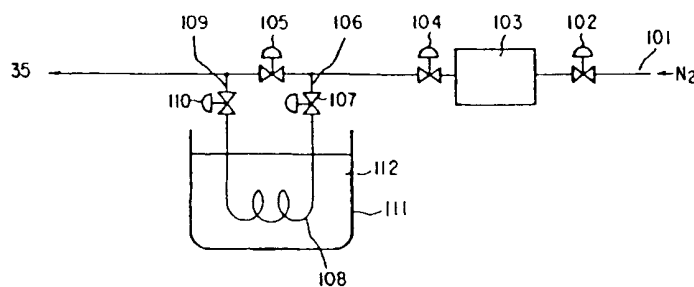
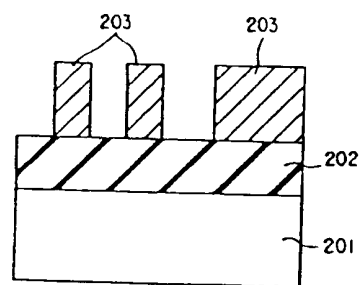
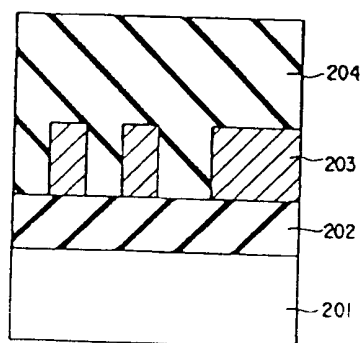


Figure 2



(a)



(b)

Figure 3

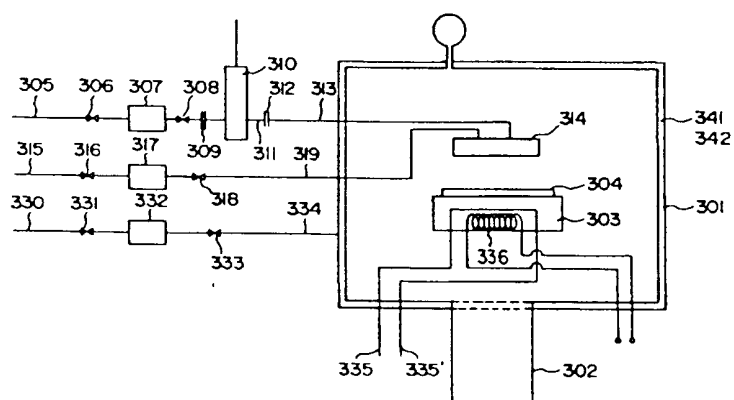


Figure 4

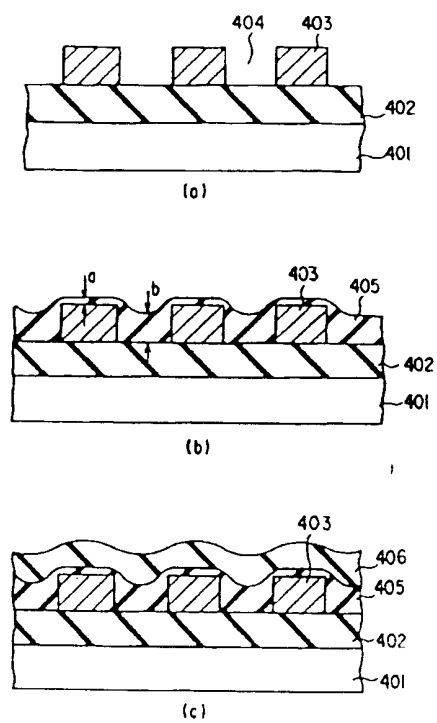


Figure 5

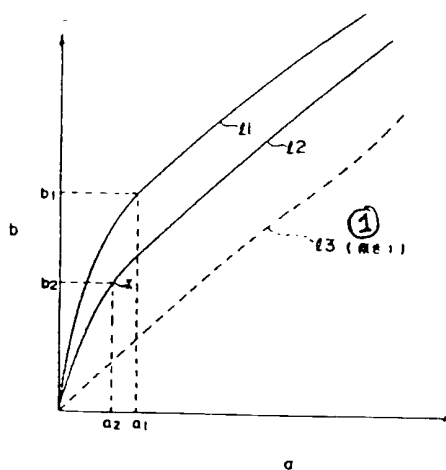


Figure 6

Key: 1 slope

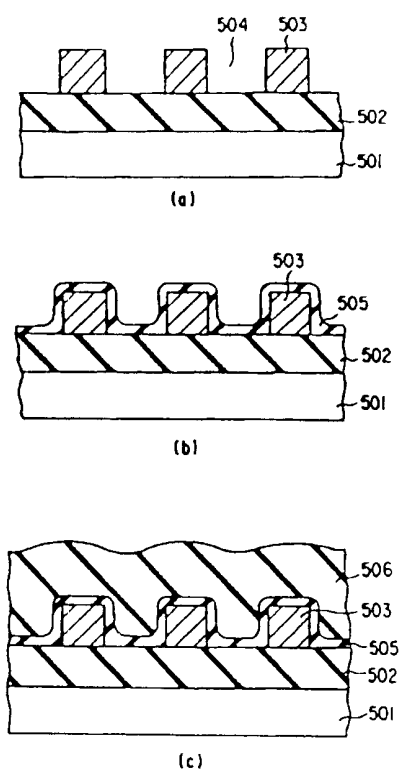


Figure 7

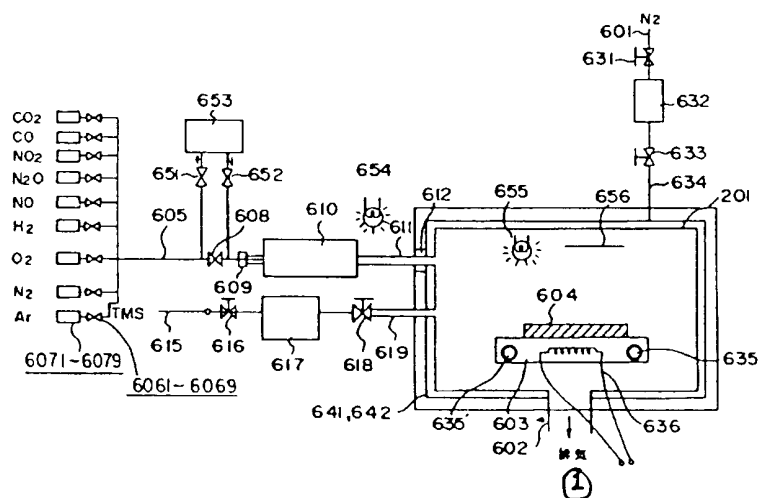


Figure 8

Key: 1 exhaust

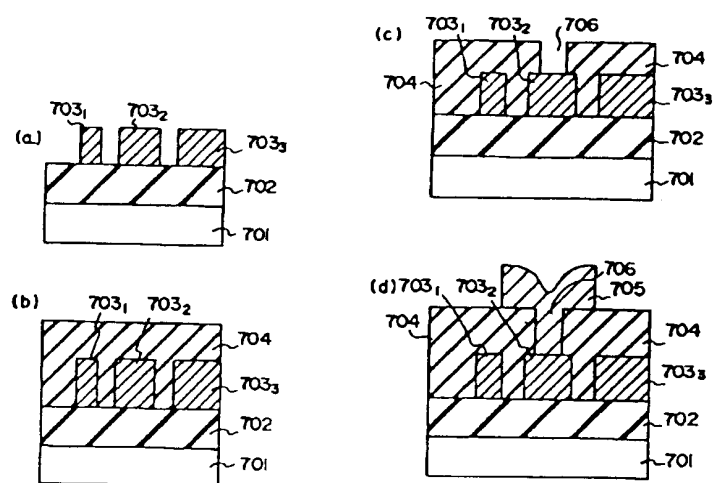


Figure 9

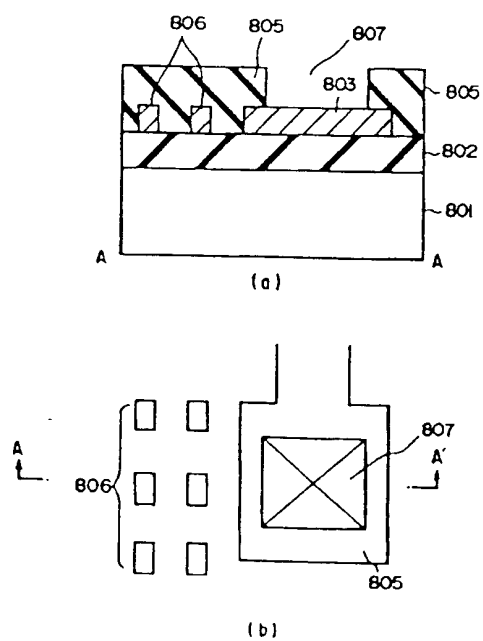


Figure 10